

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner  
US Department of Commerce  
United States Patent and Trademark  
Office, PCT  
2011 South Clark Place Room  
CP2/5C24  
Arlington, VA 22202  
ETATS-UNIS D'AMERIQUE

*in its capacity as elected Office*

|  |  |
|--|--|
| Date of mailing:<br>12 April 2001 (12.04.01)             |  |
| International application No.:<br>PCT/JP00/06957         | Applicant's or agent's file reference:<br>BD05G149/P |
| International filing date:<br>05 October 2000 (05.10.00) | Priority date:<br>05 October 1999 (05.10.99)         |
| Applicant:<br>TAKAYA, Minoru et al                       |  |

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International preliminary Examining Authority on:  
16 February 2001 (16.02.01)

☐ in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was  
☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

|   |   |
|---|---|
| The International Bureau of WIPO<br>34, chemin des Colombettes<br>1211 Geneva 20, Switzerland<br>Facsimile No.: (41-22) 740.14.35 | Authorized officer:<br><br>J. Zahra<br>Telephone No.: (41-22) 338.83.38 |
|---|---|



U.S. PCT Application Serial No. 10/089,067  
Docket No: 221608US0PCT

#### STATEMENT OF RELEVANCY

1) References AA and AO-AR have been cited in the International Search Report. Copies of these references are being submitted herewith only when not automatically provided by the International Searching Authority.

2) References AT-AU have been cited in the corresponding International Preliminary Examination Report. A copy of these references is being submitted herewith.

3) References \_\_\_\_\_ are discussed in the specification. A copy of these references is being submitted herewith.

4) References AS and AW-AX are additional prior art known to Applicant. A copy of these references is being submitted herewith.



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06957

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> B23K 35/363, H05K 3/34

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl.<sup>7</sup> B23K 35/363, H05K 3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000  
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                    | Relevant to claim No.                            |
|-----------|---|--|
| X<br>A    | JP, 8-174264, A (NEC Corporation),<br>09 July, 1996 (09.07.96),<br>Claims; Fig. 3 (Family: none)      | 1-5, 11-20<br>6-10                               |
| X<br>A    | US, 5128746, A (Motorola, Inc.),<br>07 July, 1992 (07.07.92),<br>Claims; Figs. 1, 2<br>& JP, 4-280443 | 1-5, 14-20<br>6-13                               |
| X<br>A    | JP, 6-269980, A (TDK Corporation),<br>27 September, 1994 (27.09.94),<br>Claims; Fig. 1 (Family: none) | 1-5, 11, 12,<br>17, 18<br>6-10, 13-16,<br>19, 20 |
| X<br>A    | JP, 8-90283, A (Murata MFG. Co., Ltd.),<br>09 April, 1996 (09.04.96),<br>Claims (Family: none)        | 1-5, 17<br>6-16, 18-20                           |
| A         | JP, 7-80682, A (Fujitsu Limited),<br>28 March, 1995 (28.03.95),<br>Claims; Fig. 1 (Family: none)      | 1-20   |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:  
"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier document but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
20 December, 2000 (20.12.00)

Date of mailing of the international search report  
16 January, 2001 (16.01.01)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



35  
Translation

PATENT COOPERATION TREATY

PCT

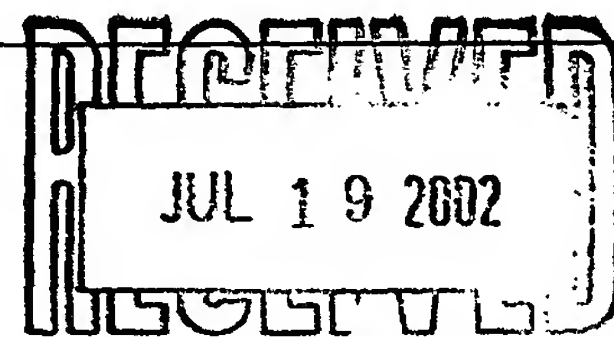
INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

10/089067

|  |   |  |
|--|---|--|
| Applicant's or agent's file reference<br>BD05G149/P  | <b>FOR FURTHER ACTION</b> See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416) |  |
| International application No.<br>PCT/JP00/06957  | International filing date (day/month/year)<br>05 October 2000 (05.10.00)  | Priority date (day/month/year)<br>05 October 1999 (05.10.99) |
| International Patent Classification (IPC) or national classification and IPC<br>B23K 35/363, H05K 3/34 |   |  |
| Applicant<br>TDK CORPORATION   |   |  |

|   |   |
|---|---|
| 1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.   |   |
| 2. This REPORT consists of a total of <u>4</u> sheets, including this cover sheet.  |   |
| <input checked="" type="checkbox"/> This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT). |   |
| These annexes consist of a total of <u>4</u> sheets.  |   |
| 3. This report contains indications relating to the following items:  |   |
| I <input checked="" type="checkbox"/>   | Basis of the report   |
| II <input type="checkbox"/>   | Priority  |
| III <input type="checkbox"/>  | Non-establishment of opinion with regard to novelty, inventive step and industrial applicability  |
| IV <input type="checkbox"/>   | Lack of unity of invention  |
| V <input checked="" type="checkbox"/>   | Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement |
| VI <input type="checkbox"/>   | Certain documents cited   |
| VII <input type="checkbox"/>  | Certain defects in the international application  |
| VIII <input type="checkbox"/>   | Certain observations on the international application   |



|   |   |
|---|---|
| Date of submission of the demand<br>16 February 2001 (16.02.01) | Date of completion of this report<br>30 October 2001 (30.10.2001) |
| Name and mailing address of the IPEA/JP                         | Authorized officer  |
| Facsimile No.   | Telephone No.   |





## INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/06957

## I. Basis of the report

## 1. With regard to the elements of the international application:\*

- ☐ the international application as originally filed
- ☒ the description:  
pages 1-38, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☒ the claims:  
pages 2-5,8,10,12,16,18-20, as originally filed  
pages \_\_\_\_\_, as amended (together with any statement under Article 19  
pages \_\_\_\_\_, filed with the demand  
pages 1,7,9,11,13-15,17, filed with the letter of 05 July 2001 (05.07.2001)
- ☒ the drawings:  
pages 1-29, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_
- ☐ the sequence listing part of the description:  
pages \_\_\_\_\_, as originally filed  
pages \_\_\_\_\_, filed with the demand  
pages \_\_\_\_\_, filed with the letter of \_\_\_\_\_

## 2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language \_\_\_\_\_ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

## 3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☒ The amendments have resulted in the cancellation of:

- ☐ the description, pages \_\_\_\_\_
- ☒ the claims, Nos. 6
- ☐ the drawings, sheets/fig \_\_\_\_\_

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).\*\*

\* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

\*\* Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.



# INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP 00/06957

## V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

### 1. Statement

|                               |        |           |     |
|-------------------------------|--------|-----------|-----|
| Novelty (N)                   | Claims | 1-5, 7-20 | YES |
|                               | Claims |           | NO  |
| Inventive step (IS)           | Claims | 1-5, 7-20 | YES |
|                               | Claims |           | NO  |
| Industrial applicability (IA) | Claims | 1-5, 7-20 | YES |
|                               | Claims |           | NO  |

### 2. Citations and explanations

#### Documents

- Document 1: JP, 8-174264, A (NEC Corp.), July 9, 1996  
(09.07.96), claims; Fig. 3
- Document 2: US, 5128746, A (Motorola, Inc.), July 7, 1992  
(07.07.92), Claims; Fig. 1; Fig. 2  
& JP, 4-280443, A
- Document 3: JP, 6-269980, A (TDK Corporation), September  
27, 1994 (27.09.94), claims; Fig. 1
- Document 4: JP, 8-90283, A (Murata Mfg. Co., Ltd.), April  
9, 1996 (09.04.96), claims
- Document 5: JP, 60-88495, A (Matsushita Electric  
Industrial Co., Ltd.), May 18, 1985  
(18.05.85), claims
- Document 6: JP, 59-5698, A (Mitsubishi Electric Corp.),  
January 12, 1984 (12.01.84), claims

#### Claims 1 to 5 and 7 to 20

The invention set forth in Claims 1 to 5 and 7 to 20 involves an inventive step in relation to Documents 1 to 4 cited in the international search report and newly cited Documents 5 and 6.

The feature of having at least two types of carboxylic acid as the curing agent is not disclosed in Documents 1 to 6. Moreover, the reason why at least two types are



1. 2. 3. 4. 5. 6. 7. 8. 9. 10. 11. 12. 13. 14. 15. 16. 17. 18. 19. 20. 21. 22. 23. 24. 25. 26. 27. 28. 29. 30. 31. 32. 33. 34. 35. 36. 37. 38. 39. 40. 41. 42. 43. 44. 45. 46. 47. 48. 49. 50. 51. 52. 53. 54. 55. 56. 57. 58. 59. 60. 61. 62. 63. 64. 65. 66. 67. 68. 69. 70. 71. 72. 73. 74. 75. 76. 77. 78. 79. 80. 81. 82. 83. 84. 85. 86. 87. 88. 89. 90. 91. 92. 93. 94. 95. 96. 97. 98. 99. 100.

1.

2.

3.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP 00/06957

necessary is neither disclosed nor suggested.



## PATENT COOPERATION TREATY

PCT

NOTIFICATION CONCERNING  
SUBMISSION OR TRANSMITTAL  
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

From the INTERNATIONAL BUREAU

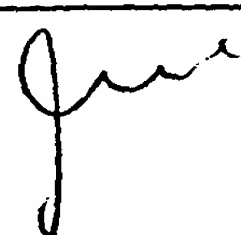
To:

ABE, Yoshijiro  
3-30-3, Higashi-Kanamachi  
Katsushika-ku, Tokyo 125-0041  
JAPON

|  |                               |
|--|-------------------------------|
| Date of mailing (day/month/year)<br>22 January 2001 (22.01.01)           | <b>IMPORTANT NOTIFICATION</b> |
| Applicant's or agent's file reference<br>BD05G149/P                      |                               |
| International application No.<br>PCT/JP00/06957                          |                               |
| International publication date (day/month/year)<br>Not yet published     |                               |
| International filing date (day/month/year)<br>05 October 2000 (05.10.00) |                               |
| Priority date (day/month/year)<br>05 October 1999 (05.10.99)             |                               |
| Applicant<br>TDK CORPORATION et al                                       |                               |

1. The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
2. This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
3. An asterisk(\*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, **the attention of the applicant is directed** to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
4. The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, **the attention of the applicant is directed** to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

| <u>Priority date</u>    | <u>Priority application No.</u> | <u>Country or regional Office<br/>or PCT receiving Office</u> | <u>Date of receipt<br/>of priority document</u> |
|-------------------------|---------------------------------|---|---|
| 05 Octo 1999 (05.10.99) | 11/284859                       | JP  | 28 Nove 2000 (28.11.00)                         |
| 23 Marc 2000 (23.03.00) | 2000/83001                      | JP  | 28 Nove 2000 (28.11.00)                         |
| 18 July 2000 (18.07.00) | 2000/218046                     | JP  | 28 Nove 2000 (28.11.00)                         |

|  |   |   |
|--|---|---|
| The International Bureau of WIPO<br>34, chemin des Colombettes<br>1211 Geneva 20, Switzerland<br><br>Facsimile No. (41-22) 740.14.35 | Authorized officer<br><br>Khemais BRAHMI<br><br>Telephone No. (41-22) 338.83.38 |  |
|--|---|---|





# PATENT COOPERATION TREATY

WO 01/24968  
PCT/JP00/06957

**PCT**

## NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

From the INTERNATIONAL BUREAU

To:

ABE, Yoshijiro  
3-30-3, Higashi-Kanamachi  
Katsushika-ku, Tokyo 125-0041  
JAPON

|  |  |                         |
|--|--|-------------------------|
| Date of mailing (day/month/year)<br>12 April 2001 (12.04.01) |  |                         |
| Applicant's or agent's file reference<br>BD05G149/P          |  | <b>IMPORTANT NOTICE</b> |
| International application No.<br>PCT/JP00/06957              | International filing date (day/month/year)<br>05 October 2000 (05.10.00) |                         |
| Priority date (day/month/year)<br>05 October 1999 (05.10.99) |  |                         |
| Applicant<br>TDK CORPORATION et al                           |  |                         |

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:

US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:

EP

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on 12 April 2001 (12.04.01) under No. WO 01/24968

### REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

### REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

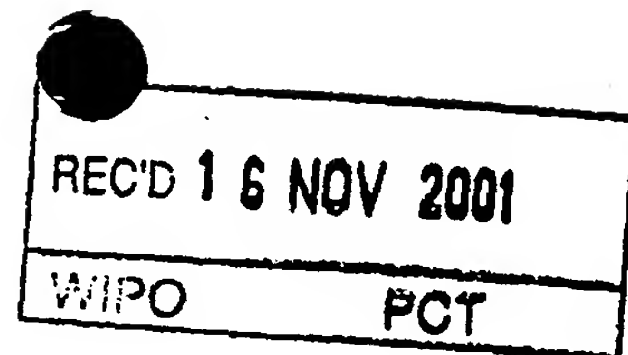
|   |                                    |
|---|------------------------------------|
| The International Bureau of WIPO<br>34, chemin des Colombettes<br>1211 Geneva 20, Switzerland | Authorized officer<br><br>J. Zahra |
| Facsimile No. (41-22) 740.14.35   | Telephone No. (41-22) 338.83.38    |



PCT

国際予備審査報告

(法第12条、法施行規則第56条)  
〔PCT36条及びPCT規則70〕



|   |   |                         |
|---|---|-------------------------|
| 出願人又は代理人<br>の書類記号 BD05G149/P                                | 今後の手続きについては、国際予備審査報告の送付通知（様式PCT/<br>IPEA/416）を参照すること。 |                         |
| 国際出願番号<br>PCT/JP00/06957                                    | 国際出願日<br>(日.月.年) 05.10.00                             | 優先日<br>(日.月.年) 05.10.99 |
| 国際特許分類 (IPC)<br>Int. Cl <sup>1</sup> B23K 35/363, H05K 3/34 |   |                         |
| 出願人 (氏名又は名称)<br>ティーディーケイ株式会社                                |   |                         |

|  |
|--|
| 1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。  |
| 2. この国際予備審査報告は、この表紙を含めて全部で <u>3</u> ページからなる。<br><br><input checked="" type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。<br>(PCT規則70.16及びPCT実施細則第607号参照)<br>この附属書類は、全部で <u>4</u> ページである。  |
| 3. この国際予備審査報告は、次の内容を含む。<br><br>I <input checked="" type="checkbox"/> 国際予備審査報告の基礎<br>II <input type="checkbox"/> 優先権<br>III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成<br>IV <input type="checkbox"/> 発明の単一性の欠如<br>V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明<br>VI <input type="checkbox"/> ある種の引用文献<br>VII <input type="checkbox"/> 国際出願の不備<br>VIII <input type="checkbox"/> 国際出願に対する意見 |

|  |                            |         |
|--|----------------------------|---------|
| 国際予備審査の請求書を受理した日<br>16.02.01                                     | 国際予備審査報告を作成した日<br>30.10.01 |         |
| 名称及びあて先<br>日本国特許庁 (IPEA/JP)<br>郵便番号100-8915<br>東京都千代田区霞が関三丁目4番3号 | 特許庁審査官 (権限のある職員)<br>鈴木 毅   | 4K 9154 |
| 電話番号 03-3581-1101 内線 3435  |                            |         |



## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-38 ページ、 出願時に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

☒ 請求の範囲 第 2-5, 8, 10, 12, 16, 18-20 項、 出願時に提出されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 PCT19条の規定に基づき補正されたもの  
請求の範囲 第 \_\_\_\_\_ 項、 国際予備審査の請求書と共に提出されたもの  
請求の範囲 第 1, 7, 9, 11, 13-15, 17 項、 05. 07. 01 付の書簡と共に提出されたもの

☒ 図面 第 1-29 ~~図~~、 出願時に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 国際予備審査の請求書と共に提出されたもの  
図面 第 \_\_\_\_\_ ページ/図、 \_\_\_\_\_ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 \_\_\_\_\_ ページ、 出願時に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 国際予備審査の請求書と共に提出されたもの  
明細書の配列表の部分 第 \_\_\_\_\_ ページ、 \_\_\_\_\_ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 \_\_\_\_\_ ページ  
☒ 請求の範囲 第 6 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)



## V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

## 1. 見解

|                |       |           |   |
|----------------|-------|-----------|---|
| 新規性 (N)        | 請求の範囲 | 1-5, 7-20 | 有 |
|                | 請求の範囲 |           | 無 |
| 進歩性 (IS)       | 請求の範囲 | 1-5, 7-20 | 有 |
|                | 請求の範囲 |           | 無 |
| 産業上の利用可能性 (IA) | 請求の範囲 | 1-5, 7-20 | 有 |
|                | 請求の範囲 |           | 無 |

## 2. 文献及び説明 (PCT規則70.7)

## 文献

文献1: JP 8-174264 A (日本電気株式会社), 9. 7月. 1996  
(09. 07. 96), 特許請求の範囲, 第3図

文献2: US 5128746 A (Motorola, Inc.), 7. Jul. 1992  
(07. 07. 92), Claims, Fig.1, Fig.2

& JP 4-280443 A

文献3: JP 6-269980 A (ティーディーケイ株式会社)  
27. 9月. 1994 (27. 09. 94), 特許請求の範囲, 第1図

文献4: JP 8-90283 A (株式会社村田製作所)  
9. 4月. 1996 (09. 04. 96), 特許請求の範囲

文献5: JP 60-88495 A (松下電器産業株式会社)  
18. 5月. 1985 (18. 05. 85), 特許請求の範囲

文献6: JP 59-5698 A (三菱電機株式会社)  
12. 1月. 1984 (12. 01. 84), 特許請求の範囲

## 請求項1-5, 7-20

請求項1-5, 7-20に記載された発明は、国際調査報告で引用した文献1-4及び新たに引用された文献5、6に対して進歩性を有する。

文献1-6には、硬化剤としてのカルボン酸を少なくとも2種とする事項については記載がなく、また、少なくとも2種とする必要性について示唆する記載もない。





## 請求の範囲

1. (補正後) 接着性樹脂と、硬化剤とを含有するはんだ付け用フラックスであって、前記硬化剤は、少なくとも2種のカルボン酸を含み、前記少なくとも2種のカルボン酸は、互いに異なる融点を有するフラックス。

2. 請求の範囲1に記載されたフラックスであって、液状またはペースト状であるフラックス。

3. 請求の範囲1または2の何れかに記載されたフラックスであって、前記接着性樹脂は、熱硬化性樹脂を含むフラックス。

4. 請求の範囲3に記載されたフラックスであって、前記熱硬化性樹脂は、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、シリコン樹脂、変性樹脂またはアクリル樹脂から選択された少なくとも1種を含むフラックス。

5. 請求の範囲1乃至4の何れかに記載されたフラックスであって、前記硬化剤は、カルボン酸を含むフラックス。

6. (削除)

7. (補正後) 請求の範囲1乃至5の何れかに記載されたフラックスであって、前記少なくとも2種のカルボン酸のうち、1種はアジピン酸であり、他の1種はピメリット酸であるフラックス。

8. 請求の範囲7に記載されたフラックスであって、前記アジピン酸の含有率をa(質量%)とし、前記ピメリット酸の含有率をb(質量%)としたとき、

$$a : b = (85 : 15) \sim (95 : 5)$$

を満たすフラックス。

9. (補正後) 請求の範囲1乃至5の何れかに記載されたフラックスであって、前記少なくとも2種のカルボン酸のうち、1種はアジピン酸であり、他の1種はコハク酸であるフラックス。

10. 請求の範囲9に記載されたフラックスであって、前記アジピン酸



の含有率を  $a$  (質量%) とし、前記コハク酸の含有率を  $c$  (質量%) としたとき、

$$a : c = (95 : 5) \sim (25 : 75)$$

を満たすフラックス。

5            1 1. (補正後) はんだ粉末と、フラックスとを含むはんだペーストであって、前記フラックスは、請求の範囲 1 乃至 5、7 乃至 10 の何れかに記載されたものでなり、前記はんだ粉末は、前記フラックスと混合されているはんだペースト。

10            1 2. 請求の範囲 1 1 に記載されたはんだペーストであって、前記はんだ粉末は、Sn、Cu、Ag、Sb、Pb、In、Zn または Bi から選択された少なくとも 1 種を含むはんだペースト。

1 3. (補正後) 少なくとも 1 つの電子部品と、部品搭載基板と、はんだ付け用フラックスとを含む電子部品装置であって、

前記電子部品は、前記部品搭載基板の上にはんだ付けされており、

15            前記はんだ付け用フラックスは、請求の範囲 1 乃至 5、7 乃至 10 の何れかに記載されたフラックスでなり、前記電子部品と前記部品搭載基板との間に介在し、両者を接着している  
電子部品装置。

20            1 4. (補正後) 半導体チップと、チップ搭載基板と、はんだ付け用フラックスとを含む電子回路モジュールであって、

前記半導体チップは、少なくとも 1 つの半導体素子を含み、前記チップ搭載基板の上にはんだ付けされており、

25            前記はんだ付け用フラックスは、請求の範囲 1 乃至 5、7 乃至 10 の何れかに記載されたフラックスでなり、前記半導体チップと前記チップ搭載基板との間に介在し、両者を接着している  
電子回路モジュール。

1 5. (補正後) 電子回路モジュールと、マザー基板と、はんだ付け



40/1

用フラックスとを含む電子回路装置であって、

5

10

15

20

25

補正された用紙(条約第34条)



前記電子回路モジュールは、前記マザー基板上にはんだ付けされており、

前記はんだ付け用フラックスは、請求の範囲 1 乃至 5、7 乃至 10 の何れかに記載されたフラックスであり、前記電子回路モジュールと前記マザー基板との間に介在し、両者を接着している

5 電子回路装置。

16. 請求の範囲 15 に記載された電子回路装置であって、前記電子回路モジュールは、請求の範囲 14 に記載されたものでなる電子回路装置。

17. (補正後) 請求の範囲 1 乃至 5、7 乃至 10 の何れかに記載されたフラックスを用いてはんだ付けする方法。

10 18. 請求の範囲 11 または 12 の何れかに記載されたはんだペーストを用いてはんだ付けする方法。

19. 請求の範囲 17 または 18 の何れかに記載された方法であって、基板の上に電子部品、電子回路モジュールまたは半導体チップをはんだ付けするはんだ付け方法。

15 20. 請求の範囲 19 に記載された方法であって、

前記基板の一面上に、前記はんだペーストによるはんだ付け処理を実行し、次に、前記基板の他面上で、前記はんだペーストとは異なるはんだを用いて、電子部品をはんだ付けする工程を含むはんだ付け方法。

20

25





E P



P C T

## 国際調査報告

(法8条、法施行規則第40、41条)  
[PCT18条、PCT規則43、44]

|                              |   |                         |
|------------------------------|---|-------------------------|
| 出願人又は代理人<br>の書類記号 BD05G149/P | 今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。 |                         |
| 国際出願番号<br>PCT/JP00/06957     | 国際出願日<br>(日.月.年) 05.10.00                           | 優先日<br>(日.月.年) 05.10.99 |
| 出願人(氏名又は名称)<br>ティーディーケイ株式会社  |   |                         |

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。



|  |   |                    |
|--|---|--------------------|
| A. 発明の属する分野の分類 (国際特許分類 (IPC))  |   |                    |
| Int. Cl <sup>7</sup> B23K 35/363, H05K 3/34  |   |                    |
| B. 調査を行った分野  |   |                    |
| 調査を行った最小限資料 (国際特許分類 (IPC))   |   |                    |
| Int. Cl <sup>7</sup> B23K 35/363, H05K 3/34  |   |                    |
| 最小限資料以外の資料で調査を行った分野に含まれるもの<br>日本国実用新案公報 1926-1996年<br>日本国公開実用新案公報 1971-2000年<br>日本国登録実用新案公報 1994-2000年<br>日本国実用新案登録公報 1996-2000年   |   |                    |
| 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)  |   |                    |
| C. 関連すると認められる文献  |   |                    |
| 引用文献の<br>カテゴリー*  | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号   |
| X<br>A   | JP, 8-174264, A (日本電気株式会社)<br>9. 7月. 1996 (09. 07. 96)<br>特許請求の範囲, 第3図<br>(ファミリーなし)                 | 1-5, 11-20<br>6-10 |
| X<br>A   | US, 5128746, A (Motorola, Inc.)<br>7. Jul. 1992 (07. 07. 92)<br>Claims, Fig.1, Fig.2 & JP, 4-280443 | 1-5, 14-20<br>6-13 |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。  |   |                    |
| * 引用文献のカテゴリー<br>「A」 特に関連のある文献ではなく、一般的技術水準を示すもの<br>「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの<br>「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)<br>「O」 口頭による開示、使用、展示等に言及する文献<br>「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献<br>「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの<br>「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの<br>「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの<br>「&」 同一パテントファミリー文献 |   |                    |
| 国際調査を完了した日<br>20. 12. 00   | 国際調査報告の発送日<br>2000. 12. 01  |                    |
| 国際調査機関の名称及びあて先<br>日本国特許庁 (ISA/JP)<br>郵便番号100-8915<br>東京都千代田区霞が関三丁目4番3号   | 特許庁審査官 (権限のある職員)<br>鈴木 毅<br>電話番号 03-3581-1101 内線 3435   | 4K 3425            |



| C (続き) . 関連すると認められる文献 |  |  |
|-----------------------|--|--|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示  | 関連する<br>請求の範囲の番号                                 |
| X<br>A                | JP, 6-269980, A (ティーディーケイ株式会社)<br>27. 9月. 1994 (27. 09. 94)<br>特許請求の範囲, 第1図<br>(ファミリーなし) | 1-5, 11, 12,<br>17, 18<br>6-10, 13-16,<br>19, 20 |
| X<br>A                | JP, 8-90283, A (株式会社村田製作所)<br>9. 4月. 1996 (09. 04. 96)<br>特許請求の範囲<br>(ファミリーなし)           | 1-5, 17<br>6-16, 18-20                           |
| A                     | JP, 7-80682, A (富士通株式会社)<br>28. 3月. 1995 (28. 03. 95)<br>特許請求の範囲, 第1図<br>(ファミリーなし)       | 1-20   |



(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001 年 4 月 12 日 (12.04.2001)

PCT

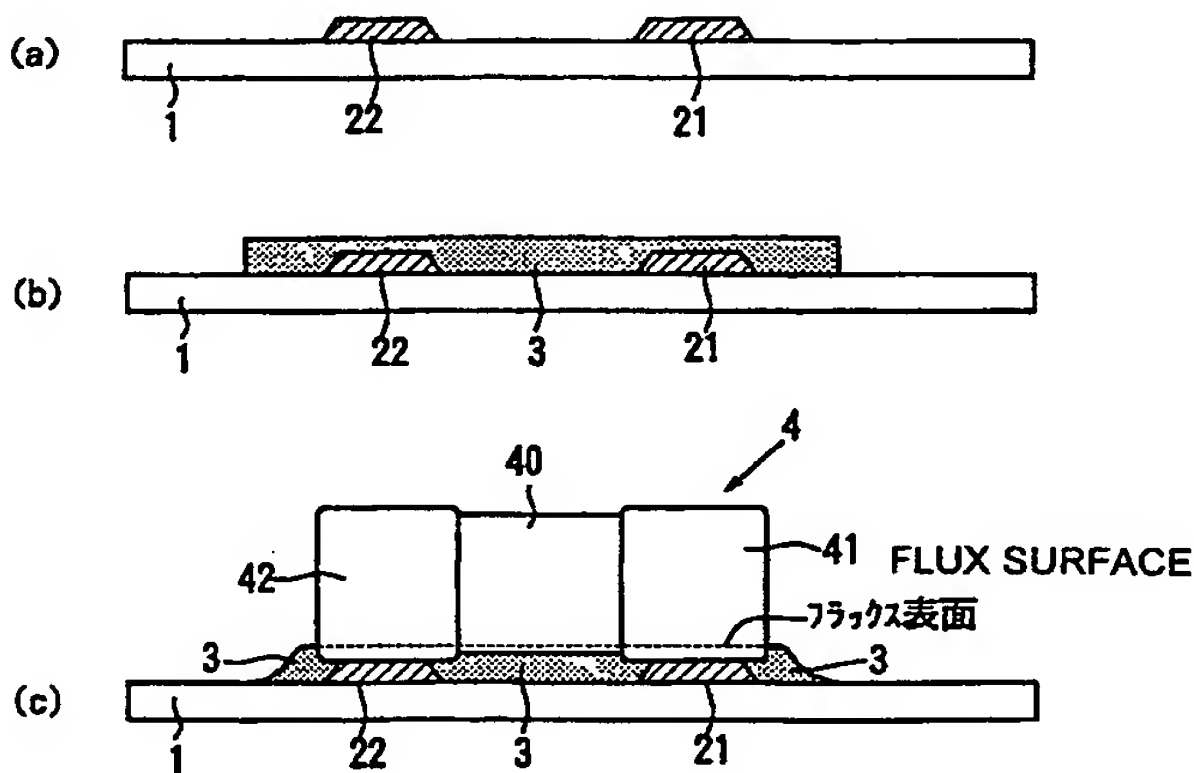
(10) 国際公開番号  
WO 01/24968 A1

- (51) 国際特許分類: B23K 35/363, H05K 3/34 〒103-8272 東京都中央区日本橋一丁目13番1号 Tokyo (JP).
- (21) 国際出願番号: PCT/JP00/06957
- (22) 国際出願日: 2000 年 10 月 5 日 (05.10.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願平11/284859 1999 年 10 月 5 日 (05.10.1999) JP  
特願2000/83001 2000 年 3 月 23 日 (23.03.2000) JP  
特願2000/218046 2000 年 7 月 18 日 (18.07.2000) JP
- (71) 出願人 (米国を除く全ての指定国について): ティーディーケー株式会社 (TDK CORPORATION) [JP/JP]; 添付公開書類:  
— 国際調査報告書
- (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 高谷 稔 (TAKAYA, Minoru) [JP/JP]. 阿部寿之 (ABE, Hisayuki) [JP/JP]; 〒103-8272 東京都中央区日本橋一丁目13番1号 ティーディーケー株式会社内 Tokyo (JP).
- (74) 代理人: 阿部美次郎 (ABE, Yoshiji); 〒125-0041 東京都葛飾区東金町3-30-3 Tokyo (JP).
- (81) 指定国 (国内): US.
- (84) 指定国 (広域): ヨーロッパ特許 (AT, CH, DE, DK, ES, FI, FR, IE, IT, NL, SE).

[続葉有]

(54) Title: SOLDERING FLUX, SOLDER PASTE AND METHOD OF SOLDERING

(54) 発明の名称: はんだ付け用フラックス、はんだペースト及びはんだ付け方法



(57) Abstract: A method of soldering provides solder bonds of sufficient strength suitable for high-density mounting, miniaturized parts and narrow pitch of parts. The method uses a soldering flux (3) containing adhesive resin and a curing agent. Such flux or paste containing the flux is applied to a circuit board (1), and electronic parts (4) are mounted and soldered.

(57) 要約:

実装の高密度化、部品の小型化及び部品の配置間隔の狭ピッチ化等に対しても、十分な接合強度をもって対応し得るはんだ付け用フラックス及びはんだペースト及びはんだ付け方法に係る。フラックス3は、接着性樹脂と、硬化剤とを含有する。このフラックスまたはこれを含有するはんだペーストを、部品搭載基板1の上に塗布し、電子部品4を搭載し、はんだ付けする。

WO 01/24968 A1

WO 01/24968 A1



2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。



## 明 細 書

## はんだ付け用フラックス、はんだペースト及びはんだ付け方法

## 5 技術分野

本発明は、はんだ付け用フラックス、はんだペースト、電子部品装置、電子回路モジュール、電子回路装置、及び、はんだ付け方法に関する。

## 背景技術

- 10 例えば、部品搭載基板に対する部品のはんだ付けに当たっては、周知のように、フラックスが用いられる。フラックスの主な機能は、部品搭載基板に設けられた金属導体及び部品のはんだ付け用金属の表面の酸化皮膜を除去し、はんだの濡れ性を向上させることにある。フラックスとしては、ロジンの主成分とするものが最もよく知られている。ロジンには、アビエチン酸、レボビマル酸等のカル
- 15 ボン酸が含まれており、カルボキシル基の働きにより、はんだ付けされる金属表面の酸化膜を除去する。

- フラックスには、通常、上述したロジンの外、印刷性の向上及び仮止め強度を得る目的で、溶剤、可塑剤またはチキソ剤等の各種の添加物が配合される。例えば、特開平 1 1 - 1 2 1 9 1 5 号公報は、粘性を、アルコール添加によって調整
- 20 するタイプのフラックスを開示している。

更に、別のフラックスとして、ミル規格で規定されている RMA（ハロゲンフリー）系フラックスも知られている。このフラックスの場合、リフロー後、フラックス等の洗浄工程が省略される。

- 上述したフラックスは、はんだ付け後は、はんだ付けされた部品の接着に関与
- 25 せず、はんだ接合は、はんだ金属の溶融接合によって達成される。従って、はんだ付けされる金属間の接合強度は、はんだ接合面積に依存する。

ところが、各種電子機器において、高密度実装が進むにつれ、部品が小型化さ

れ、部品の配置間隔が狭ピッチ化され、これに伴い、はんだ接合面積の狭小化が急速に進展しつつあり、現段階でも、既に、十分なはんだ付け強度を確保することが困難になっている。しかも、実装の高密度化、部品の小型化及び部品の配置間隔の狭ピッチ化は、更に進展する傾向にあり、はんだ接合面積のみによっては  
5 んだ接合強度を確保する従来手段では、この技術動向に対応することが、ますます困難になる傾向にある。

一般に、はんだ接合強度を確保する手段として、はんだのフィレット部を形成し、部品の端子と部品搭載基板上の導体（ランドまたははんだバンプ）とのはんだ接合面積を拡大する手段が採られている。ところが、高密度実装においては、  
10 フィレット部の接合面積も小さくなってしまったため、フィレット部による接合強度の増大手段も採りにくい。

また、例えば、各種の電子回路モジュールでは、両面実装タイプの部品搭載基板を用い、部品搭載基板の一面上に高温はんだを用いて部品をはんだ付け（通炉）した後、他面に部品を搭載し、再び通炉する。従って、部品搭載基板の他面  
15 側における部品のはんだ付けに当たっては、一面側の高温はんだよりも低い融点を持つ低温はんだを用いてはんだ付けする必要がある。従来、はんだの融点はPbの含有量によって調整するのが一般的であった。

ところが、地球環境保全の立場から、Pbを含有しないはんだ（Pbフリーはんだ）が要求され、そのようなはんだ組成の開発が盛んに行われている。しかし、Pbフリーはんだで、従来の高温はんだに匹敵する高温融点のはんだ組成は、現在のところ、実用化されていない。理由として、Pbフリーはんだ自体の融点が220℃前後と、共晶はんだに比較し、約40℃も上昇するため、Pb以外の代替組成が見つからないからである。このため、両面実装タイプの部品搭載基板において、両面側で用いられるはんだの融点差を十分にとることができず、  
20 部品を部品搭載基板上に実装する際、部品が浮動し、または脱落する等の不具合が生じる。

更に、半導体チップを用いた電子回路モジュールにおいては、半導体チップを

チップ搭載基板にはんだ付けした後、封止剤を接合界面に流し込み、半導体チップと、チップ搭載基板とを封止剤で接着固定する作業が付加される。

ところが、封止剤注入時にフラックスの残渣が残っていると、フラックスのために、封止剤が半導体チップと基板との間の界面に十分に到達せず、接着力が発揮できない。そこで、封止剤を注入する前、フラックスを洗浄する工程が付加される。フラックスの洗浄は、通常、揮発性有機溶剤を用い、数回に分けて行なわれる。ところが、環境保全等の目的から、揮発性有機溶剤の使用が規制されており、フラックスの洗浄工程は、コストおよび環境保全の両面から、負担の大きい工程となっている。

10 更に、上述のようにして得られた電子回路モジュールをマザー基板に搭載して、電子回路装置を構成する場合、チップ搭載基板にセラミックを用い、マザー基板に有機樹脂基板を用いた組み合わせにおいては、搭載後の熱衝撃試験などにおいて、セラミック基板及び有機樹脂基板の熱膨張率の違いから、はんだ接合部に収縮応力が集中し、クラックが入り易く、接合寿命が短いとされている。よって  
15 てはんだ接合強度向上を図るため、封止剤の注入を行ないたいが、マザー基板全体を、フラックス洗浄工程及び封止剤注入工程に付することは、かなりのコストアップを招くため、実際には行われていない。

#### 発明の開示

20 本発明の課題は、実装の高密度化、部品の小型化及び部品の配置間隔の狭ピッチ化等に対しても、十分な接合強度をもって対応し得るはんだ付け用フラックス及びはんだペースト及びはんだ付け方法を提供することである。

本発明のもう一つの課題は、両面実装タイプの部品搭載基板において、両面側で用いられるはんだの融点差を十分にとらなくとも、部品の浮動または脱落等の  
25 不具合を確実に阻止し得るはんだ付け用フラックス及びはんだペースト及びはんだ付け方法を提供することである。

本発明の更にもう一つの課題は、フラックス洗浄工程を必要とせず、製造コス

トの安価な電子部品装置、電子回路モジュール及び電子回路装置を提供することである。

本発明の更にもう一つの課題は、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子部品装置、電子回路モジュール及び電子回路装置を提供することである。

上述した課題を解決するため、本発明に係るはんだ付け用フラックスは、接着性樹脂と硬化剤とを含有する。

本発明に係るフラックスは、接着性樹脂と、硬化剤とを含有するから、はんだ付け後に、接着性樹脂を、部品搭載基板と部品を固定する接着剤として機能させることができる。このため、衝撃や熱ストレスに対し、部品の剥離、脱落を防ぎ、はんだ接合の信頼性を向上させることができる。この点、はんだ付け後に、接着機能を持たない従来のロジン系フラックスと著しく異なる。

しかも、本発明に係るフラックスを使用することにより、フィレット部がなくても、十分な固着強度を確保できる。このため、部品搭載基板上に形成される部品接続用導体（ランド）に、フィレット部を生じさせるための領域を設ける必要がなくなるので、実装密度を向上させることが可能となる。

本発明に係るフラックスにおいて、接着性樹脂としては、多数の樹脂材料から、温度に応じて、高い接着力を示す樹脂を選択し、これを接着性樹脂として用いることができる。従って、両面実装タイプの部品搭載基板の1面に本発明に係るフラックスを用いて、部品をはんだ付けした後、部品搭載基板の2面に通常の共晶はんだを用い、リフロー炉を通炉した場合でも、1面に搭載された部品がシフティング、マンハッタン現象（部品立ち現象）または脱落等の不具合を起こすことはない。勿論、1面及び2面の両はんだ付け処理において、本発明に係るフラックスを用いることができる。

本発明に係るフラックスは液状またはペーストの形態を採ることができる。このようなフラックスは、印刷、ディスペンサー塗布、スプレー、はけ塗り等の手段によって、部品搭載基板等に容易に塗布できる。

本発明に係るフラックスにおいて、好ましい接着性樹脂は、熱硬化性樹脂である。熱硬化性樹脂の具体例としては、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、シリコン樹脂または変性樹脂またはアクリル樹脂から選択された少なくとも1種を挙げることができる。例示された樹脂材料の種類及び配合量は、接着  
5 温度帯及び目標とする皮膜硬度等に応じて選択することができる。

硬化剤は、接着性樹脂を硬化させるものであればよい。好ましくは、カルボン酸を含む。カルボン酸を含む硬化剤は、熱硬化性樹脂に対する硬化作用のみならず、はんだ付けされる金属表面の酸化膜を除去するフラックス作用も兼ね備える。

10 本発明に係るフラックスは、溶剤、可塑剤及びチキソ剤等を含んでいてもよい。溶剤は、接着性樹脂の硬化温度及び硬化速度を調整すると共に、塗布形態に応じて粘度を調整するために加えられる。可塑剤及びチキソ剤も、塗布形態に応じて、粘度を調整するために加えられる。溶剤、可塑剤及びチキソ剤等は、その使用目的に合うように、配合量が選択される。

15 本発明に係るフラックスは、接着性樹脂、還元作用をもたらす有機酸、カルボン酸、溶剤または硬化剤を封入したマイクロカプセルの形態であってもよい。

更に、本発明に係るフラックスは、はんだ粉末と混合して、はんだペーストを構成するために用いることもできる。はんだ粉末は、Sn、Cu、Ag、Sb、Pb、In、Zn及びBiから選択することができる。Pbフリーのはんだペーストを得る場合には、はんだ粉末はPb以外のはんだ粉末で構成する。  
20

本発明は、更に、上述したフラックスを用いた電子部品装置、電子回路モジュール及び電子回路装置を開示する。まず、本発明に係る電子部品装置は、少なくとも1つの電子部品と、部品搭載基板と、はんだ付け用フラックスとを含む。前記電子部品は、部品搭載基板の上にはんだ付けされている。前記はんだ付け用  
25 フラックスは、接着性樹脂と、硬化剤とを含有し、前記電子部品と前記部品搭載基板との間に介在し、両者を接着している。

前記電子部品と前記部品搭載基板との間に介在するはんだ付け用フラックス



は、接着性樹脂と、硬化剤とを含有しており、接着剤として機能する。このはんだ付け用フラックスは洗浄する必要がなく、そのまま接着はんだ付け用フラックスとして用いることができる。従って、フラックス洗浄工程を必要とせず、製造コストの安価な電子部品装置を得ることができる。しかも、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子部品装置を得ることができる。

次に、本発明に係る電子回路モジュールは、半導体チップと、チップ搭載基板と、はんだ付け用フラックスとを含む。前記半導体チップは、少なくとも1つの半導体素子を含み、チップ搭載基板の上にはんだ付けされている。前記はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有し、前記半導体チップと前記チップ搭載基板との間に介在し、両者を接着している。

前記半導体チップと前記チップ搭載基板との間に介在するはんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能する。このはんだ付け用フラックスは洗浄する必要がなく、そのまま接着はんだ付け用フラックスとして用いることができる。従って、フラックス洗浄工程を必要とせず、製造コストの安価な電子回路モジュールを得ることができる。しかも、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子回路モジュールを得ることができる。

更に、本発明に係る電子回路装置は、電子回路モジュールと、マザー基板と、はんだ付け用フラックスとを含む。前記電子回路装置は、前記マザー基板上にはんだ付けされている。前記はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有し、前記半導体チップと前記マザー基板との間に介在し、両者を接着している。このはんだ付け用フラックスは洗浄する必要がなく、そのまま接着はんだ付け用フラックスとして用いることができる。従って、フラックス洗浄工程を必要としないから、製造コストの安価な電子回路装置を得ることができる。しか

も、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子回路装置を得ることができる。

本発明は、更に、上述したフラックス及びはんだペーストを用いたはんだ付け  
5 方法についても開示する。

#### 図面の簡単な説明

図1は本発明に係るフラックスを用いたチップ部品のはんだ付け方法を示す部分断面図である。

10 図2は部品搭載基板にはんだ付けされたチップ部品の横押し強度試験方法を示す部分断面図である。

図3は図2に示した部品横押し強度試験による結果を示す図である。

図4は本発明に係るフラックスを含有するはんだペーストを用いた場合について、部品搭載基板の詳細と、部品搭載基板に対するチップ部品のはんだ付け工程  
15 を示す部分断面図である。

図5は従来のロジン系フラックスを含有するはんだペーストを用いた場合について、部品搭載基板の詳細と、部品搭載基板に対するチップ部品のはんだ付け工程を示す部分断面図である。

図6は図4に示す本発明に係るはんだ付け方法と、図5に示す従来のはんだ付け方法とについて、部品横押し強度試験の結果を示す図である。  
20

図7は本発明に係るフラックスを含有するはんだペーストを用いたはんだ付け方法を示す部分断面図である。

図8は図7に示した本発明に係るはんだ付け方法によって、チップ部品を部品搭載基板上にはんだ付けした場合の外観を示す図であって、図7の8-8線に沿  
25 った部分断面図である。

図9は従来のロジン系フラックス含有のはんだペーストを用いたはんだ付け方法を示す部分断面図である。

図 1 0 は図 9 に示した従来のはんだ付け方法によって、チップ部品を部品搭載基板上にはんだ付けした場合の外観を示す図であって、図 9 の 1 0 - 1 0 線に沿った部分断面図である。

図 1 1 は本発明に係るはんだペーストを用いてチップ部品をはんだ付けした場合と、従来のロジン系フラックス含有はんだペーストを用いてチップ部品をはんだ付けした場合のリフロー温度と部品横押し強度との関係を示す図である。

図 1 2 は本発明に係る電子回路モジュールの正面部分断面図である。

図 1 3 は図 1 2 に示した電子回路モジュールのはんだ付け方法を説明する図である。

図 1 4 は本発明に係る電子回路モジュールの別の例を示す正面部分断面図である。

図 1 5 は図 1 4 に示した電子回路モジュールのはんだ付け方法を説明する図である。

図 1 6 は R D C 測定結果を示すグラフである。

図 1 7 は本発明に係る電子回路装置の正面部分断面図である。

図 1 8 は図 1 7 に示した電子回路装置のはんだ付け方法を説明する図である。

図 1 9 は本発明に係る電子回路装置の別の例を示す正面部分断面図である。

図 2 0 は図 1 9 に示した電子回路装置のはんだ付け方法を説明する図である。

図 2 1 は R D C 測定結果を示すグラフである。

図 2 2 はマザー基板に対する電子回路モジュールのはんだ付け工程を示す正面部分断面図である。

図 2 3 は図 2 2 に示した工程の次の工程を示す正面部分断面図である。

図 2 4 は図 2 3 に示した工程の次の工程を示す正面部分断面図である。

図 2 5 は図 2 4 に示した工程の次の工程を示す正面部分断面図である。

図 2 6 はマザー基板から電子回路モジュールを取り外す工程を示す正面部分断面図である。

図 2 7 は図 2 6 に示した工程の次の工程を示す正面部分断面図である。



図28はサンプル21、22のはんだペーストを用いてコンデンサをはんだ付けした場合について、リフロー温度と部品横押し強度との関係を示す図である。

図29はサンプル50～54のはんだペーストを用いてコンデンサをはんだ付けした場合について、リフロー温度と部品横押し強度との関係を示す図である。

5

発明を実施するための最良の形態

1. フラックス、はんだペースト、及び、それらの電子部品装置への適用

実施例1

10 熱硬化性樹脂としてビスフェノールAを用い、硬化剤にはカルボン酸の無水物を使用した。熱硬化性樹脂及び硬化剤の配合比は重量比で1：1とした。また、粘性を確保するために、少量の溶剤及びチクソ剤を配合した。

上記組成にて調製したフラックス3を、予め、はんだバンプ21、22を施した部品搭載基板1（図1（a）参照）の上に塗布（図1（b）参照）した。次に、図1（c）に示すように、長さ1mm、幅0.5mmのチップ状の電子部品  
15 4を搭載した。電子部品4は、基体40の相対する両端に端部電極41、42を有し、端部電極41、42がはんだバンプ21、22上に位置するようにして、部品搭載基板1上に配置した。電子部品4を搭載した部品搭載基板1を、リフロー炉に通炉し、電子部品4の基体40の両端に設けられた端部電極41、42をはんだバンプ21、22にはんだ接合した。これにより、本発明に係る電子部  
20 品装置が得られる。フラックス3は、電子部品4と部品搭載基板1との間に生じる間隔に充填され、接着性はんだ付け用フラックスとして機能する。得られた電子部品装置について、図2に示すように、電子部品4を横方向F1に押し、部品横押し強度を測定した。

25 比較例1

比較のために、従来のロジン系フラックスを用い、図1に従って部品を搭載し、はんだ付け処理を行い、次に、図2に示した試験方法に従い、部品横押し強

度を測定した。

図3は横押し強度試験結果を示している。図3に示すように、従来のロジンフラックスを用いた比較例1の横押し強度平均値は800g程度であったが、本発明に係るフラックスを使用した実施例1では、平均値1600g程度の横押し強度を得ることができた。

電子部品4と部品搭載基板1との間に生じる間隔に充填されているフラックスは、接着性樹脂と、硬化剤とを含有しており、接着性接着剤として機能する。このフラックス（はんだ付け用フラックス）3は洗浄する必要がなく、そのまま接着はんだ付け用フラックスとして用いることができる。従って、フラックス洗浄工程を必要としない製造コストの安価な電子部品装置を得ることができる。しかも、フラックス3で構成されるはんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着性はんだ付け用フラックスとして機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子部品装置を得ることができる。

15

## 実施例2

実施例1で調製したフラックスと、はんだ粉末とを混合し、はんだペーストを調製した。はんだ粉末に対するフラックスの配合量は10wt%とした。このはんだペーストを用いて、チップ部品を部品搭載基板上にはんだ付けした。図4(a)～(c)は部品搭載基板の詳細と、部品搭載基板に対するチップ部品のはんだ付け工程を示す部分断面図である。部品搭載基板1は、Cu膜51(52)、Ni膜61(62)及びAu膜71(72)を順次に積層して形成した2つのランドを有する。

上述した部品搭載基板1のランドの上に、本発明に係るはんだペースト81(82)を塗布した(図4(a)参照)。はんだペースト81(82)の塗布に当たっては、厚み100μmのメタルマスクを用いて印刷した。メタルマスクの開口寸法は0.5mm×0.3mmとし、電子部品4の搭載されるランド寸法と

25

同寸法とした。

そして、はんだペースト 8 1 (8 2) の上に、長さ 1 mm、幅 0. 5 mm の電子部品 4 を搭載 (図 4 (b) 参照) し、リフロー炉に通炉することにより、電子部品 4 を部品搭載基板 1 上にはんだ付けした (図 4 (c) 参照)。これにより、  
5 本発明に係る電子部品装置が得られる。

この後、図 2 に示した方法に従って横押し強度を測定した。図 4 (c) において、参照符号 3 は、はんだペースト 8 1 (8 2) に含まれていた本発明に係るフラックスを示し、端部電極 4 1、4 2 の外側でフィレット状になる。

## 10 比較例 2

比較のため、従来のロジン系フラックスを含むはんだペーストを用い、チップ部品を部品搭載基板にはんだ付けした。はんだ粉末に対するロジン系フラックスの配合量は 1 0 w t % とした。

図 5 (a) ~ (c) は部品搭載基板の詳細と、部品搭載基板に対するチップ部品のはんだ付け工程を示す部分断面図である。図示するように、部品搭載基板 1  
15 は、Cu 膜 5 1 (5 2)、Ni 膜 6 1 (6 2) 及び Au 膜 7 1 (7 2) を順次に積層した 2 つのランドを有する。この部品搭載基板 1 のランドの上に、ロジン系フラックスを含有するはんだペースト 9 1 (9 2) を塗布した (図 5 (a) 参照)。

そして、ロジン系フラックスを含有するはんだペースト 9 1 (9 2) の上に、  
20 長さ 1 mm、幅 0. 5 mm の電子部品 4 を搭載 (図 5 (b) 参照) し、リフロー炉に通炉することにより、電子部品 4 を部品搭載基板 1 上にはんだ付けした (図 5 (c) 参照)。この後、図 2 に示した方法に従って、部品横押し強度を測定した。

図 6 は実施例 2 及び比較例 2 の部品横押し強度試験の結果を示す図である。図示するように、比較例 2 の横押し強度の平均値は 6 0 0 g 程度であったが、実施  
25 例 2 では平均値 1 5 0 0 g 程度の強度を得ることができた。

### 実施例 3

実施例 1 で調製したフラックスと、はんだ粉末とを混合し、はんだペーストを調製した。はんだ粉末に対するフラックスの配合量は、20～45wt%まで増やした。

- 5      このはんだペーストを用い、図 7 に従って、電子部品 4 を部品搭載基板 1 に搭載し、はんだ付けした。図 7 を参照して具体的に述べると、部品搭載基板 1 は、Cu 膜 5 1 (5 2)、Ni 膜 6 1 (6 2) 及び Au 膜 7 1 (7 2) を順次に積層して形成した 2 つのランドを有する (図 7 (a) 参照)。

- 10      上述した部品搭載基板 1 のランドの上に、本発明に係るはんだペースト 8 1 (8 2) を塗布した (図 7 (a) 参照)。はんだペースト 8 1 (8 2) の塗布に当たっては、厚み 100  $\mu$ m のメタルマスクを用いて印刷した。メタルマスクの開口寸法は 0.5 mm  $\times$  0.3 mm とし、電子部品 4 の搭載されるランド寸法と同寸法とした。

- 15      そして、はんだペースト 8 1 (8 2) の上に、長さ 1 mm、幅 0.5 mm の電子部品 4 を搭載 (図 7 (b) 参照) し、リフロー炉に通炉することにより、電子部品 4 を部品搭載基板 1 上にはんだ付けした (図 7 (c) 参照)。これにより、本発明に係る電子部品装置が得られる。

- 20      はんだ付け後の外観は、図 8 に示す通りである。図 8 は図 7 (c) の 8-8 線に沿った断面図である。実施例 3 では、意図的にフラックス含有量を増やしたはんだペーストを用いたものであるが、実質、はんだ量が少なくて済み、電子部品 4 は、図 8 に示すように、傾斜することなく、正常な状態ではんだ付けされた。図 7 (c) 及び図 10 において、参照符号 3 は、はんだペースト 8 1 (8 2) に含まれていた本発明に係るフラックスを示し、端部電極 4 1、4 2 の外側でフィレット状になる。

- 25      また、本発明に係るフラックスを含有するはんだペーストを用いたことにより、はんだ付け後の電子部品 4 の周辺を、フラックスが覆い、部品横押し強度の向上も認められた。このように、はんだペースト中のフラックス含有率を故意に

向上させることにより、はんだ厚みを、はんだペーストによって制御も可能となる。特に、フラックスの含有量が35wt%以上の領域で、斜めはんだ付けを回避し、かつ、従来品と同等以上の接合強度を得ることができた。

## 5 比較例 3

比較のために、従来のロジン系フラックス含有のはんだペーストを用い、図9に従って、電子部品4を部品搭載基板1に搭載し、はんだ付けした。図9を参照して具体的に述べると、部品搭載基板1は、Cu膜51(52)、Ni膜61(62)及びAu膜71(72)を順次に積層して形成した2つのランドを有する(図9(a)参照)。

上述した部品搭載基板1のランドの上に、ロジン系フラックス含有のはんだペースト91(92)を塗布した(図9(a)参照)。はんだペースト91(92)の塗布に当たっては、厚み100μmのメタルマスクを用いて印刷した。メタルマスクの開口寸法は0.5mm×0.3mmとし、電子部品4の搭載されるランド寸法と同寸法とした。

そして、はんだペースト91(92)の上に、長さ1mm、幅0.5mmの電子部品4を搭載(図9(b)参照)し、リフロー炉に通炉することにより、電子部品4を部品搭載基板1上にはんだ付けした(図9(c)参照)。

リフローはんだ付け後の外観は、図10に示す通りである。図10は図9(c)の10-10線に沿った部分断面図である。図10に示すように、従来のロジン系フラックス含有はんだペーストではんだ付けしたものは、はんだ量が多すぎ、電子部品4が斜めにはんだ付けされた。図9(c)及び図10において、参照符号93は、はんだペースト91(92)に含まれていたロジン系フラックスを示す。

25

## 実施例 4

フラックスの配合組成について検討した。接着性樹脂として、液状エポキシ樹

脂を用い、硬化剤としてアビエチン酸（カルボン酸）を用いた。液状エポキシ樹脂に対し、アビエチン酸を、表 1 に示す重量比で配合した。このフラックスを基板上に塗布し、230℃のリフロー炉に通炉し、樹脂硬化膜について検証した。

表 1

|   |     | 配 合 比 (wt %) |      |      |      |      |
|---|-----|--------------|------|------|------|------|
| 5 | 配合物 | 液状エポキシ樹脂     | 1    | 1    | 1    | 1    |
|   |     | アビエチン酸       | 0.25 | 0.50 | 0.75 | 1.00 |
|   |     | 溶剤           | 10   | 10   | 10   | 10   |
|   |     | 硬化膜物性        | 硬化せず | ゲル状  | 硬化膜  | 硬化膜  |
|   |     | 硬化膜硬度        |      |      | 弾性   | 硬い   |

10

表 1 に示すように、液状エポキシ樹脂 1 wt % に対し、アビエチン酸 1 wt % の配合比のとき、硬い硬化膜となり、最も良好な結果が得られる。その他の配合比では、硬化しなかったり、ゲル状になったり、あるいは弾性硬化膜になったりするので、適当でない。リフロー温度に対しては、エポキシ樹脂の配合比、或いは、エポキシ樹脂の分子量、官能基数を変え、硬化剤（カルボン酸）の種類を検討すれば、任意の温度で、所望の硬化膜（接着性）を得ることができる。

15

#### 実施例 5

実施例 4 で調製したフラックスと、はんだ粉末とを混合し、はんだペーストを調製した。はんだ粉末としては、Sn (96.5) Ag (3.5) を用いた。フラックスの含有量は 25 wt % とした。これを実施例 5 とする。

20

図 11 は実施例 5 のはんだペーストを用いてチップ部品をはんだ付けした場合、及び、従来のロジン系はんだペーストを用いてチップ部品をはんだ付けした場合について、リフロー温度と部品横押し強度との関係を示す図である。図において、曲線 L1 は実施例 5 のはんだペーストを用いた場合の特性、曲線 L2 は従来のロジン系はんだペーストを用いた場合の特性である。

25

図 11 に示すように、フラックスを含有するはんだペーストは、220～



260℃のリフロー温度範囲において、従来のロジン系はんだペーストよりも高い接合強度を示す。特に、リフロー温度230℃以上で高い接合強度を確保することができた。

## 5 実施例6

実施例5に示したはんだペーストを用いて、チップ部品を部品搭載基板にはんだ付けし、本発明に係る電子部品装置を得た。この後、部品搭載基板とチップ部品の端子極の接合性について観察したところ、フラックスを含有するはんだペーストは、ロジン系はんだペーストと同様の接合性を有していた。因に、従来の導電性接着剤や異方性導電ペーストを上記フラックスと同様に評価した場合、部品搭載基板と部品の端子との接合は得られなかった。

上記実施例では、部品搭載基板1の一面に電子部品4を搭載する例を示したが、部品搭載基板1の両面に電子部品4を搭載することができる。この場合、部品搭載基板1の一面上に、本発明に係るはんだペーストによるはんだ付け処理を実行した後、部品搭載基板1の他面上で、本発明に係るはんだペーストとは異なるはんだ、例えば、従来のロジン系はんだペーストを用いて、電子部品4をはんだ付けすることができる。これとは異なって、部品搭載基板1の両面側において、本発明に係るはんだペーストを用いて、電子部品4をはんだ付けすることもできる。何れの場合も、電子部品4がシフティング、マンハッタン現象（部品立ち現象）または脱落等の不具合を起こすことはない。

## 2. 電子回路モジュールへの適用

本発明に係る電子回路モジュールは、既に述べた電子部品装置との対比において、電子部品が、半導体チップに置き換わる点、及び、部品搭載基板がチップ搭載基板に置き換わる点を除けば、本質的に異なる点はない。換言すれば、本発明に係る電子回路モジュールの基本構成は、実質的に、電子部品装置に開示されている。用いられる半導体チップには、特に限定はない。半導体チップには、一般

には、半導体素子（図示しない）または受動回路素子が含まれる。チップサイズパッケージ（CSP）と称される電子回路モジュールも、当然用いることができる。

図12は本発明に係る電子回路モジュールの正面部分断面図である。図示された電子回路モジュールは、半導体チップ100と、チップ搭載基板200と、はんだ付け用フラックス400とを含む。図示された半導体チップ100は、下面等の適当な位置に、適当数の端子電極110、120が形成してあって、この端子電極110、120を、はんだ210、220によって、チップ搭載基板200の上のランド230、240に接合してある。

チップ搭載基板200は、セラミック基板、有機樹脂基板またはそれらの組み合わせによって構成することができる。チップ搭載基板200の内部には、一般に、単層または複数層の導体パターン、及び、厚み方向に設けられたビヤホール等が形成されている。導体パターンは、単に、回路引き回しのために備えられる他、キャパシタまたはインダクタ等を構成するために備えられることもある。

はんだ付け用フラックス400は、接着性樹脂と、硬化剤とを含有し、半導体チップ100と、チップ搭載基板200との間に介在し、両者を接着している。はんだ付け用フラックス400は接着剤として機能する。

図示実施例において、はんだ付け用フラックス400は、半導体チップ100とチップ搭載基板200との間の隙間を、ほぼ埋めるように充填されている。

既に述べたように、はんだ付け用フラックス400は洗浄する必要がなく、そのまま接着剤として用いることができる。従って、フラックス洗浄工程を必要とせず、製造コストの安価な電子回路モジュールを得ることができる。しかも、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子回路モジュールを得ることができる。

図13は図12に示したCSP（チップサイズパッケージ）等の電子回路モジュールのはんだ付け方法を説明する図である。このはんだ付け方法は、図1に示



したはんだ付け方法を、電子回路モジュールのはんだ付けに適用したものに相当する。既に述べたように、接着性樹脂と、硬化剤とを含有するフラックス400を、予め、はんだバンプ210、220を形成したチップ搭載基板200の上に塗布する。はんだバンプ210、220はチップ搭載基板200の表面に設けられたランド230、240の上に形成されている。フラックス400の詳細は、  
5 既に述べた通りである。

そして、このチップ搭載基板200の上に半導体チップ100を搭載する。半導体チップ100は、端子電極110、120がはんだバンプ210、220上に位置するようにして、チップ搭載基板200上に配置する。その後、半導体チップ100を搭載したチップ搭載基板200を、リフロー炉に通炉し、半導体チップ100の基体40の両端に設けられた端子電極110、120をはんだバンプ210、220にはんだ接合する。これにより、図12に示した電子回路モジュールが得られる。  
10

図14は本発明に係る電子回路モジュールの別の例を示す正面部分断面図である。図において、図12に図示された構成部分と同一の構成部分には、同一の参照符号を付してある。図示実施例において、はんだ付け用フラックス400は、半導体チップ100とチップ搭載基板200との間に介在し、はんだバンプ210、220の周りで、両者を接着している。  
15

この場合も、はんだ付け用フラックス400は洗浄する必要がなく、そのまま接着剤として用いることができる。従って、フラックス洗浄工程を必要とせず、製造コストの安価な電子回路モジュールを得ることができる。しかも、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子回路モジュールを得ることができる。  
20

図15は図14に示した電子回路モジュールのはんだ付け方法を説明する図である。このはんだ付け方法は、図4～8に示したはんだ付け方法を、電子回路モジュールのはんだ付けに適用したものに相当する。既に述べた組成のはんだ粉末  
25

含有フラックス410、420を、予め、チップ搭載基板200の表面に設けられたランド230、240の上に塗布する。

そして、このチップ搭載基板200の上に半導体チップ100を搭載する。半導体チップ100は、端子電極110、120がはんだ粉末含有フラックス  
5 410、420上に位置するようにして、チップ搭載基板200上に配置する。半導体チップ100を搭載したチップ搭載基板200を、リフロー炉に通炉し、半導体チップ100の両端に設けられた端子電極110、120をはんだ粉末含有フラックス410、420に含まれるはんだ成分によりはんだ接合する。

接合状態では、はんだ粉末含有フラックス410、420に含まれる接着性樹脂及び硬化剤が、半導体チップ100とチップ搭載基板200との間に介在し、  
10 はんだバンプ210、220の周りで、両者を接着する。これにより、図14に示した電子回路モジュールが得られる。図15において、はんだ粉末含有フラックス410、420の量を増加させることにより、図12に図示したように、はんだ付け用フラックス400が、半導体チップ100とチップ搭載基板200との間の隙間を、ほぼ埋めるように充填した構造を実現することもできる。次に具  
15 体的な実施例及び比較例を挙げて説明する。

#### 実施例7

まず、次の組成になる熱硬化性フラックス入りのはんだペーストを調製した。  
20 フラックス：ビスフェノールA樹脂／無水フタル酸を質量比1対1で混合し、溶剤を10質量%添加したもの

はんだ粉末：Sn-3.5Ag

上記はんだ粉末に対し、上記フラックスを、10質量%の割合で添加した。はんだ粉末の組成はリフロー温度に応じて選択できるもので、他の組成系でもよい。また、フラックスの配合量も任意に選択できる。  
25

上述した熱硬化性フラックス入りのはんだペーストを、スクリーン印刷法により、有機系チップ搭載基板上に塗布した。スクリーン印刷に当たっては、メタル

マスタ厚み  $100\ \mu\text{m}$  のスクリーンを用いた。

次に、予め、はんだバンプが形成されている半導体チップを有機系チップ搭載基板上に載せ、リフロー炉に通炉した。リフロー温度は、最高温度  $240^{\circ}\text{C}$  とし、 $220^{\circ}\text{C}$  以上の通炉時間を  $30$  秒とした。

5

#### 比較例 7

比較のため、封止剤を用いた従来品、および、封止剤を用いない従来品を用意した。

10 

#### < 試験 >

実施例 7 に係る電子回路モジュール、及び、2 種の従来電子回路モジュールを熱衝撃試験に付した。熱衝撃試験は、 $(-55^{\circ}\text{C})$  を  $0.5$  時間保持し、次に  $(+125^{\circ}\text{C})$  を  $0.5$  時間保持し、これを 1 サイクルとし、 $2000$  サイクルまで行った。その後に、はんだ接続部分における直流抵抗 (RDC) を測定した。

15

図 16 は RDC 測定結果を示すグラフである。図 16 において、横軸に熱衝撃サイクル (サイクル) を採り、縦軸に RDC ( $\Omega$ ) を採っている。特性 L11 は封止剤を用いない従来品の特性、特性 L12 は封止剤を用いた従来品の特性、特性 L13 は本発明に係る実施例 7 の特性である。

20

図 16 において、封止剤を用いなかった従来品は、特性 L11 で示されているように、 $1500$  サイクルを越えると、RDC が急激に増大しており、RDC が劣化している。これに対して、本発明に係る実施例 7 は、特性 L13 で示されるように、 $2000$  サイクルを経過しても RDC の劣化は見られなかった。これは、封止剤を用いた従来品の特性 L12 と同等の特性である。

25

#### 3. 電子回路装置への適用

本発明に係る電子回路装置は、既に述べた電子部品装置との対比において、電子

部品が、電子回路モジュールに置き換わる点、及び、部品搭載基板がマザー基板に置き換わる点を除けば、本質的に異なる点はない。換言すれば、本発明に係る電子回路装置の基本構成は、実質的に、電子部品装置に開示されている。

図17は本発明に係る電子回路装置の正面部分断面図である。図示された電子回路装置は、電子回路モジュール300と、マザー基板500と、はんだ付け用フラックス600とを含む。

電子回路モジュール300は、従来タイプの電子回路モジュールを用いることもできるが、好ましくは、図12、14に示した構造のものを用いる。電子回路モジュール300は、下面等の適当な位置に、適当数の端子電極250、260が形成してあって、この端子電極250、260を、はんだバンプ510、520によって、マザー基板500の上のランド530、540に接合してある。

マザー基板200は、セラミック基板、有機樹脂基板またはそれらの組み合わせによって構成することができる。マザー基板500の内部には、単層または複数層の導体パターン、及び、厚み方向に設けられたビヤホール等が形成されることがある。導体パターンは、単に、回路引き回しのために備えられる他、キャパシタまたはインダクタ等を構成するために備えられることもある。

はんだ付け用フラックス600は、接着性樹脂と、硬化剤とを含有し、電子回路モジュール300と、マザー基板500との間に介在し、両者を接着している。はんだ付け用フラックス600は、接着剤として機能する。図示実施例において、はんだ付け用フラックス600は、電子回路モジュール300とマザー基板500との間の隙間を、ほぼ埋めるように充填されている。

はんだ付け用フラックス600は洗浄する必要がなく、そのまま接着剤として用いることができる。従って、フラックス洗浄工程を必要とせず、製造コストの安価な電子回路装置を得ることができる。しかも、はんだ付け用フラックスは、接着性樹脂と、硬化剤とを含有しており、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子回路装置を得ることが

できる。

図 1 8 は図 1 7 に示した電子回路装置のはんだ付け方法を説明する図である。  
このはんだ付け方法は、図 1 に示したはんだ付け方法を、電子回路装置のはんだ  
付けに適用したものに相当する。既に述べたように、接着性樹脂と、硬化剤とを  
5 含有するフラックス 6 0 0 を、予め、はんだバンプ 5 1 0、5 2 0 を形成したマ  
ザー基板 5 0 0 の上に塗布する。フラックス 6 0 0 ははんだ粉末を含有しない。

はんだバンプ 5 1 0、5 2 0 はマザー基板 5 0 0 の表面に設けられたランド  
5 3 0、5 4 0 の上に形成されている。そして、このマザー基板 5 0 0 の上に電  
子回路モジュール 3 0 0 を搭載する。電子回路モジュール 3 0 0 は、端子電極  
10 2 5 0、2 6 0 がはんだバンプ 5 1 0、5 2 0 上に位置するようにして、マザー  
基板 5 0 0 上に配置する。電子回路モジュール 3 0 0 を搭載したマザー基板  
5 0 0 を、リフロー炉に通炉し、電子回路モジュール 3 0 0 の端子電極 2 5 0、  
2 6 0 をはんだバンプ 5 1 0、5 2 0 にはんだ接合する。これにより、図 1 7 に  
示した電子回路装置が得られる。

15 図 1 9 は本発明に係る電子回路装置の別の例を示す正面部分断面図である。図  
において、図 1 7 に図示された構成部分と同一の構成部分には、同一の参照符号  
を付してある。図示実施例において、はんだ付け用フラックス 6 0 0 は、電子回  
路モジュール 3 0 0 とマザー基板 5 0 0 との間に介在し、はんだバンプ 5 1 0、  
5 2 0 の周りで、両者を接着している。

20 この場合も、はんだ付け用フラックス 6 0 0 は洗浄する必要がなく、そのまま  
接着剤として用いることができる。従って、フラックス洗浄工程を必要とせず、  
製造コストの安価な電子回路装置を得ることができる。しかも、はんだ付け用フ  
ラックス 6 0 0 は、はんだ粉末を含む他、接着性樹脂と、硬化剤とを含有してお  
り、接着剤として機能するから、はんだ接合寿命を、従来よりも著しく長期化さ  
25 せた高信頼度の電子回路装置を得ることができる。

図 2 0 は図 1 9 に示した電子回路装置のはんだ付け方法を説明する図である。  
このはんだ付け方法は、図 4 ～ 8 に示したはんだ付け方法を、電子回路装置のは

んだ付けに適用したものに相当する。既に述べた組成にて調製したはんだ粉末含有フラックス610、620を、予め、マザー基板500の表面に設けられたランド530、540の上に塗布する。そして、このマザー基板500の上に電子回路モジュール300を搭載する。電子回路モジュール300は、端子電極250、260がはんだ粉末含有フラックス610、620上に位置するようにして、マザー基板500上に配置する。

次に、電子回路モジュール300を搭載したマザー基板500を、リフロー炉に通炉し、電子回路モジュール300に設けられた端子電極250、260をはんだ粉末含有フラックス610、620に含まれるはんだ成分によりはんだ接合する。はんだ粉末含有フラックス610、620に含まれる接着性樹脂及び硬化剤が、電子回路モジュール300とマザー基板500との間に介在し、はんだバンプ510、520の周りで、両者を接着する。これにより、図19に示した電子回路装置が得られる。図20において、はんだ粉末含有フラックス610、620の量を増加させることにより、図17に図示したように、はんだ付け用フラックス600が、電子回路モジュール300とマザー基板500との間の隙間を、ほぼ埋めるように充填した構造を実現することもできる。次に具体的な実施例を挙げて説明する。

#### 実施例8

まず、次の組成になる熱硬化性フラックス入りのはんだペーストを調製した。

フラックス：ビスフェノールA樹脂／無水フタル酸を質量比1対1で混合し、溶剤を10質量％添加したもの

はんだ粉末：Sn-3.5Ag

上記はんだ粉末に対し、上記フラックスを、10質量％の割合で添加した。はんだ粉末の組成はリフロー温度に応じて選択できるもので、他の組成系でもよい。また、フラックスの配合量も任意に選択できる。

マザー基板としては、有機系マザー基板を用いた。電子回路モジュールは、有



機系のチップ搭載基板を用い、その上に半導体チップを搭載したものをを用いた。  
有機系チップ搭載基板の下面に備えられた端子電極の表面には、有機系マザー基板とはんだ付けが可能なように、Auめっき処理を施した。

5 上述した熱硬化性フラックス入りのはんだペーストを、スクリーン印刷法により、有機系チップ搭載基板上に塗布した。スクリーン印刷に当たっては、メタルマスタ厚み100 $\mu$ mのスクリーンを用いた。

次に、電子回路モジュールを、有機系マザー基板上に載せ、リフロー炉に通炉した。リフロー温度は、最高温度240℃とし、220℃以上の通炉時間を30秒とした。

10

#### 実施例 9

電子回路モジュールのチップ搭載基板を、セラミック基板とした他は、実施例8と同様にして、電子回路装置を製造した。

#### 比較例 8

15 電子回路モジュールのチップ搭載基板を有機系材料によって構成し、この電子回路モジュールを、従来のフラックスを用いて、有機系マザー基板にはんだ付けした。有機系チップ搭載基板の下面に備えられた端子電極の表面には、有機系マザー基板とはんだ付けが可能なように、Auめっき処理を施した。

#### 20 比較例 9

電子回路モジュールのチップ搭載基板をセラミック材料によって構成し、この電子回路モジュールを、従来のフラックスを用いて、有機系マザー基板にはんだ付けした。セラミック系チップ搭載基板の下面に備えられた端子電極の表面には、有機系マザー基板とはんだ付けが可能なように、Auめっき処理を施した。

25

#### < 試験 >

実施例8、9に係る電子回路モジュール、及び、比較例8、9に係る従来電子

回路モジュールを熱衝撃試験に付した。熱衝撃試験は、(−55℃)を0.5時間保持し、次に(+125℃)を0.5時間保持し、これを1サイクルとし、2000サイクルまで行った。その後に、はんだ接続部分における直流抵抗(RDC)を測定した。

- 5 図21はRDC測定結果を示すグラフである。図21において、横軸に熱衝撃サイクル(サイクル)を採り、縦軸にRDC( $\Omega$ )を採っている。特性L21は比較例9の特性、特性L22は実施例8、9及び比較例8の特性である。

図21において、電子回路モジュールのチップ搭載基板がセラミック材料であり、マザー基板が有機材料でなる比較例9は、特性L21で示されているように、10000サイクルを越えると、RDCが急激に増大し、RDCが劣化する。  
10 これに対して、本発明に係る実施例8、9は、特性L22で示されるように、2000サイクルを経過してもRDCの劣化は見られなかった。特に、実施例9の特性L22と、比較例9の特性L21との対比から明らかなように、電子回路モジュールのチップ搭載基板を、セラミック基板とし、マザー基板を有機樹脂基板とした場合、従来は著しいRDCの劣化を招いていた(特性L21参照)が、  
15 本発明によれば、このような基板の組み合わせにおいても、RDCの劣化を阻止できる(特性L22参照)という優れた効果が得られる。

上述したように、本発明では、フラックスに含まれる接着性樹脂を利用して、電子部品を部品搭載基板に接着する。この後、電子部品と部品搭載基板とが接着  
20 された状態で、はんだ付けの状態を検査する検査工程に付される。はんだ付け不良の場合、部品搭載基板から電子部品を取り外し、その電子部品を、再度、部品搭載基板にはんだ付けしたい。もし、部品搭載基板から電子部品を取り外すことができないならば、電子部品及び部品搭載基板は、廃棄することになり、コストの増大または歩留まりの低下を招く。そこで、本発明のフラックス及びはんだ  
25 ペーストは、はんだ付けの後で部品搭載基板から電子部品を取り外すことのできるものであることが好ましい。

また、最近、地球環境保全の立場から、Pbを含有しないはんだ(Pbフリー



はんだ) が導入されつつあり、様々な組成のはんだ成分が利用されるようになっている。はんだ成分は、その組成により、融点が異なるので、利用するはんだ成分の組成に応じて、様々な値のリフロー温度を設定しなければならない。このため、設定される任意のリフロー温度に応じて接着性樹脂を硬化できる技術が必要である。

ここでは、電子部品を、部品搭載基板にはんだ付けする場合を例にとって説明したが、半導体チップをチップ搭載基板にはんだ付けする場合、及び、電子回路モジュールをマザー基板にはんだ付けする場合も同様である。

次に、上述した問題点を解決するフラックス及びはんだペーストの構成を開示する。まず、フラックスにおいて、硬化剤は、少なくとも2種のカルボン酸を含み、これらのカルボン酸は、互いに異なる融点を有する。融点の低いカルボン酸は、リフロー温度で硬化剤として機能する。また、融点の高いカルボン酸は、リフロー温度より高いリペア温度で接着性樹脂の粘度を低下させる。

フラックスの温度を、リペア温度前後に上昇させると、融点の高いカルボン酸も溶融し、接着性樹脂の粘度が低下するので、部品搭載基板から電子部品を取り外すことができる。従って、接着機能を保持しながら、従来のロジンフラックスと同様に電子部品をリペアすることができる。このような組成の接着性フラックスは、電子回路モジュール等の高価な大型パッケージ品をはんだ付けする場合、特に有益である。

しかも、互いに融点の異なるカルボン酸を混合することにより、接着性樹脂の熱硬化温度を変えることができる。従って、任意のリフロー温度で接着性樹脂を硬化できるようになり、利用するはんだ成分の融点に合わせてリフロー温度を変更できるようになる。

更に、混合するカルボン酸の組み合わせまたは混合比を変更することによっても、接着性樹脂の熱硬化温度を変えることができ、同様な作用及び効果が得られる。

次に、はんだペーストは、上述の構成のフラックスと、はんだ粉末とを含む。

従って、このはんだペーストも、上述の構成のフラックスと同様な作用及び効果を得られる。上述した作用及び効果を、実験データを参照して具体的に説明する。

#### 5 実験 1：複数種のカルボン酸の組み合わせによるリペア性

まず、リペア性に優れたフラックス及びはんだペーストを得るため、実験 1 を行った。実験 1 では熱硬化性樹脂としてビスフェノール A を用いた。硬化剤としては、2 種類のカルボン酸、具体的には、アジピン酸とピメリット酸とを用いた。アジピン酸及びピメリット酸はカルボン酸の範疇に含まれる。アジピン酸と  
 10 ピメリット酸とは、融点が互いに異なる。具体的には、アジピン酸の融点は 153℃、ピメリット酸の融点は 279℃である。ビスフェノール A とアジピン酸とピメリット酸とを、下記の表 2 に示す配合比（質量％）で配合し、サンプル 1～4 のフラックスを調製した。サンプル 1～4 のフラックスは、アジピン酸の含有率を a（質量％）とし、ピメリット酸の含有率を b（質量％）としたとき、  
 15  $a : b = (50 : 50) \sim (95 : 5)$ （但し  $a + b = 100$ ）の範囲で変化させてある。また、ビスフェノール A とアジピン酸とを、下記の表 2 に示す配合比（質量％）で配合し、サンプル 5 のフラックスを調製した。

表 2

|                 |           | サンプル 1 | サンプル 2 | サンプル 3 | サンプル 4 | サンプル 5 |
|-----------------|-----------|--------|--------|--------|--------|--------|
| 20 配合比<br>(質量％) | ビスフェノール A | 1      | 1      | 1      | 1      | 1      |
|                 | アジピン酸     | 0.5    | 0.75   | 0.85   | 0.95   | 1      |
|                 | ピメリット酸    | 0.5    | 0.25   | 0.15   | 0.05   | 0      |

25 次に、調製した各サンプル 1～5 のフラックスに、はんだ粉末を混合し、はんだペーストを調製した。はんだ粉末としては Sn-3.5Ag を用いた。はんだ粉末の組成はリフロー温度に応じて選択できるもので、他の組成系でもよい。ま

た、はんだ粉末に対するフラックスの配合量は25質量%とした。フラックスの配合量も任意に選択できる。

上記組成において製作したはんだペーストを用いて、マザー基板上に電子回路モジュールをはんだ付けした。図22～図25は、マザー基板に対する電子回路モジュールのはんだ付け工程を示す正面部分断面図である。図において、図19に図示された構成部分と同一の構成部分には、同一の参照符号を付してある。

図22に示すように、マザー基板500の表面には、ランド530、540が設けられている。マザー基板500は、セラミック基板、有機樹脂基板またはそれらの組み合わせによって構成することができる。図示のマザー基板500は、  
10 有機樹脂基板でなる。

図23に示すように、マザー基板500のランド530、540の上に、実施例10のはんだペースト610、620を塗布した。はんだペースト610、620の塗布に当たっては、メタルマスクを用いて印刷した。

そして、図24に示すように、マザー基板500の上に電子回路モジュール300を搭載した。図示の電子回路モジュール300は、図12に図示された電子回路モジュールと同様な構成である。電子回路モジュール300は、LGA構造品と称されるCSP（チップサイズパッケージ）の電子回路モジュールである。電子回路モジュール300のチップ搭載基板200はセラミック基板でなる。図24に示すように、電子回路モジュール300は、端子電極250、  
20 260がはんだペースト610、620上に位置するようにして、マザー基板500上に配置した。

次に、電子回路モジュール300を搭載したマザー基板500を、リフロー炉に通炉し、電子回路モジュール300に設けられた端子電極250、260をはんだペースト610、620に含まれるはんだ成分によりはんだ接合した。はんだペースト610、620に含まれる接着性樹脂及び硬化剤が、電子回路モジュール300とマザー基板500との間に介在し、はんだバンプ510、520の周りで、両者を接着する。これにより、図25に示すように、本発明に係る電  
25

子回路装置が得られる。図 2 5 において、参照符号 6 0 0 は、はんだペースト 6 1 0 ( 6 2 0 ) に含まれていた実施例 1 0 のフラックスを示し、端子電極 2 5 0、2 6 0 の外側でフィレット状になる。

上述したように、フラックス 6 0 0 は、接着性樹脂と、硬化剤とを含んでいる。硬化剤は、アジピン酸と、ピメリット酸とを含み、アジピン酸と、ピメリット酸は、互いに異なる融点を有する。融点の低いアジピン酸は、リフロー温度で硬化剤として機能する。融点の高いピメリット酸は、リフロー温度より高いリペア温度で接着性樹脂の粘度を低下させる。

以下、具体的に、サンプル 1 ～ 5 のフラックスについて述べる。サンプル 5 の  
10 フラックスを用いた場合、リフロー炉に通炉することにより、フラックスに含まれるアジピン酸が溶融し、はんだが溶融した。この結果、マザー基板のランドと、電子回路モジュールの端子電極とが接合された。

サンプル 1、2 のフラックスを用いた場合、リフロー炉に通炉しても、フラックスに含まれるピメリット酸の硬化が進行し、はんだが溶融しなかった。このため、マザー基板のランドと電子回路モジュールの端子電極とが接合されなかった。  
15 た。

サンプル 3、4 のフラックスを用いた場合、リフロー炉に通炉することにより、フラックス 6 0 0 に含まれるアジピン酸が溶融し、はんだが溶融した。この結果、マザー基板 5 0 0 のランド 5 3 0、5 4 0 と、電子回路モジュール 3 0 0  
20 の端子電極 2 5 0、2 6 0 とが接合された。

図 2 6、図 2 7 は、マザー基板から電子回路モジュールを取り外す工程を示す正面部分断面図である。図 2 6 に示すようにフラックス 6 0 0 に熱風を吹き込み、フラックス 6 0 0 の温度を、リペア温度前後に上昇させると、融点の高いピメリット酸が溶融し、接着性樹脂の粘度が低下する。このため、図 2 7 に示すように、マザー基板 5 0 0 から電子回路モジュール 3 0 0 を取り外すことができる。  
25 る。

従って、接着機能を保持しながら、従来のロジンフラックスと同様に電子回路

モジュール 300 をリペアすることができる。かような組成の接着性フラックスは、大型パッケージ等の高価な電子回路モジュール 300 をはんだ付けする場合、特に有効である。また、この接着性フラックスのリペア工法は、従来はんだ付けのリペア工法と同じ作業レベルで実行できる。

- 5     以下、具体的に述べる。サンプル 1～5 のフラックスのうち、リフロー実装できたサンプル 3～5 のフラックスに対してリペア実験を行った。リペア実験では、電子回路モジュール 300 のチップ搭載基板 200 と、マザー基板 500 との接合部に 300℃前後の熱風を吹き込んだ。

- 10     サンプル 5 のフラックスは、電子回路モジュールのチップ搭載基板と、マザー基板とを接着しており、一度軟化したが、熱風により再び硬化した。このため、マザー基板から電子回路モジュールを引き剥がすことはできなかった。

- 15     サンプル 3、4 のフラックス 600 を用いた場合、電子回路モジュール 300 のチップ搭載基板 200 と、マザー基板 500 との接合部に熱風を吹き込むと、フラックス 600 に含まれるピメリット酸が再熔融し、マザー基板 500 から電子回路モジュール 300 を引き剥がすことができた。

- 20     よって、はんだ付けされた電子回路モジュール 300 をリペアするためには、接着性樹脂硬化用のアジピン酸の他に、リペア温度付近に融点を有するピメリット酸を混合しておけばよい。リペア温度で、そのピメリット酸を熔融させると、接着性樹脂の粘度が低下する。このため、マザー基板 500 上にはんだ付けされた電子回路モジュール 300 を、マザー基板 500 から取り外し、リペアすることができる。

- 25     上述した実験 1 の結果によれば、好ましくは、接着性樹脂硬化用のアジピン酸に、リペア用のピメリット酸を 15 質量%～5 質量%添加すればよい。言い換えれば、アジピン酸の含有率 a（質量%）と、ピメリット酸の含有率 b（質量%）とについて、

$$a : b = (85 : 15) \sim (95 : 5) \quad (\text{但し } a + b = 100)$$

を満たせばよい。

実験 1 で調製したフラックスは、はんだ粉末と混合され、混合により得られたはんだペーストを用いてはんだ付けを行っている。これと異なり、はんだバンプを施した基板上に実験 1 のフラックスを塗布してはんだ付けを行っても、同様な作用及び効果が得られる。

- 5      本発明に係る電子部品装置は、既に述べた電子回路装置との対比において、電子回路モジュールが、電子部品に置き換わる点、及び、マザー基板が部品搭載基板に置き換わる点を除けば、本質的に異なる点はない。換言すれば、本発明に係る電子部品装置の基本構成は、実質的に、電子回路装置に開示されている。

- 10      同様に、本発明に係る電子回路モジュールは、既に述べた電子回路装置との対比において、電子回路モジュールが、半導体チップに置き換わる点、及び、マザー基板がチップ搭載基板に置き換わる点を除けば、本質的に異なる点はない。換言すれば、本発明に係る電子回路モジュールの基本構成は、実質的に、電子回路装置に開示されている。次に、リフロー温度を変更するため、次のような実験 2 ～ 5 を行った。

15

実験 2 : 一種のカルボン酸のみを配合したフラックスの熱硬化物性

- 20      まず、実験 2 では、硬化剤として一種のカルボン酸のみを配合してフラックスを調製し、フラックスの熱硬化物性を調べた。熱硬化性樹脂としてビスフェノール A を用いた。硬化剤としては、下記の表 3 に示すように、アジピン酸、マレイン酸、コハク酸またはピメリット酸の 1 つを用いた。熱硬化性樹脂と、上述の硬化剤とを質量比 1 : 1 の割合で配合し、フラックスを調製した。そして、調製したフラックスを 2 g、Cu 板上に塗布し、240℃のリフロー炉に通炉し、皮膜の挙動を比較した。

25



表 3

|        | サンプル11   | サンプル12   | サンプル13   | サンプル14   |
|--------|----------|----------|----------|----------|
| 熱硬化性樹脂 | ビスフェノールA | ビスフェノールA | ビスフェノールA | ビスフェノールA |
| 硬化剤    | アジピン酸    | マレイン酸    | コハク酸     | ピメリット酸   |
| 硬化剤の融点 | 153℃     | 133℃     | 188℃     | 279℃     |
| 皮膜挙動   | ゲル化      | 常温硬化     | 硬化       | 硬化       |

表3に示すように、サンプル11、12のフラックスでは、皮膜が、ゲル化したり、常温で硬化したりするので適当でない。これらに対し、サンプル13、14のフラックスでは、皮膜がリフロー通炉により硬化し、良好な結果が得られた。

サンプル11～14のフラックスにおいて、硬化の進み具合を比較する。硬化剤の融点が高いと熱硬化が進み、アジピン酸を硬化剤としたフラックス（サンプル11）の硬化が最も遅い。硬化剤としてアジピン酸とコハク酸を混合した場合、コハク酸の配合比を増やすにつれ、より硬い硬化皮膜が得られる。

### 実験3：複数種のカルボン酸の混合によるリフロー温度の変更

上述の実験2を踏まえ、アジピン酸とコハク酸とを混合してリフロー温度の変更を試みた。熱硬化性樹脂としてビスフェノールAを用いた。硬化剤としては、2種類のカルボン酸、具体的には、アジピン酸とコハク酸とを用いた。アジピン酸及びコハク酸はカルボン酸の範疇に含まれる。アジピン酸とコハク酸とは、融点が互いに異なる。具体的には、アジピン酸の融点は153℃、コハク酸の融点は188℃である。ビスフェノールAとアジピン酸とコハク酸とを、質量比1：0.5：0.5の割合で配合し、フラックスを調製した。

次に、調製したフラックスと、はんだ粉末とを混合し、はんだペーストを調製した。はんだ粉末としてはSn-3.5Agを用い、はんだ粉末に対するフラックスの配合量は15質量%とした。以下、このはんだペーストを、サンプル22

のはんだペーストと呼ぶ。はんだ粉末の組成はリフロー温度に応じて選択できるもので、他の組成系でもよい。フラックスの配合量も任意に選択できる。

また、ビスフェノールAとアジピン酸とを、質量比1 : 1の割合で配合し、フラックスを調製した。そして、調製したフラックスと、はんだ粉末とを混合し、  
5 はんだペーストを調製した。サンプル22のはんだペーストと同様に、はんだ粉末としてはSn-3.5Agを用い、はんだ粉末に対するフラックスの配合量は15質量%とした。以下、このはんだペーストを、サンプル21のはんだペーストと呼ぶ。

図28は、サンプル21、22のはんだペーストを用いてコンデンサをはんだ  
10 付けした場合について、リフロー温度と部品横押し強度との関係を示す図である。試験用のコンデンサとして、1005サイズのSTD端子コンデンサと、1005サイズのCSB端子コンデンサとの2種類を用いた。STD端子コンデンサとは、コンデンサ素体の両側面に端子を形成したコンデンサである。CSB端子コンデンサとは、コンデンサ素体の底面の両端に端子を形成したコンデンサ  
15 である。

図28において、特性L31はSTD端子コンデンサにサンプル21のはんだペーストを用いた場合の特性、特性L32はSTD端子コンデンサにサンプル22のはんだペーストを用いた場合の特性、特性L41はCSB端子コンデンサにサンプル21のはんだペーストを用いた場合の特性、特性L42はCSB端子  
20 コンデンサにサンプル22のはんだペーストを用いた場合の特性である。部品横押し強度は、前述の図2に示した方法に従って測定した。

図28に示すように、STD端子コンデンサをはんだ付けする場合、サンプル22のはんだペースト（特性L32参照）は、サンプル21のはんだペースト（特性L31参照）よりも低いリフロー温度で同程度の部品横押し強度を得られた。  
25 た。

また、CSB端子コンデンサをはんだ付けする場合、サンプル22のはんだペースト（特性L42参照）は、サンプル21のはんだペースト（特性L41参



照) よりも低いリフロー温度で同程度の部品横押し強度を得られた。例えば、部品横押し強度として 0.9 kg 必要であると仮定すると、サンプル 21 のはんだペースト (特性 L 4 1 参照) の場合、224~230℃のリフロー温度を必要とするが、サンプル 22 のはんだペースト (特性 L 4 2 参照) の場合、217~  
5 221℃のリフロー温度で済む。

以上述べたように、互いに融点の異なるカルボン酸 (アジピン酸とコハク酸) を混合することにより、接着性樹脂 (ビスフェノール A) の熱硬化温度を変えることができる。従って、任意のリフロー温度で接着性樹脂 (ビスフェノール A) を硬化できるようになり、利用するはんだ成分の融点に合わせてリフロー温度を  
10 変更できるようになる。リフロー温度は一定の値に固定せずに済むようになる。

更に、混合するカルボン酸の組み合わせ (アジピン酸及びコハク酸) を変更することによっても、接着性樹脂 (ビスフェノール A) の熱硬化温度を変えることができ、同様な作用及び効果が得られる。例えば、アジピン酸とコハク酸との組み合わせを、アジピン酸とピメリット酸との組み合わせに変更すると、接着性樹脂 (ビスフェノール A) の熱硬化温度が変わる。  
15

#### 実験 4 : カルボン酸の混合比の調整によるリフロー温度の変更

次に、混合するカルボン酸 (アジピン酸とコハク酸) の混合比を調整して、リフロー温度の変更を試みた。熱硬化性樹脂としてビスフェノール A を用いた。硬化剤としては、アジピン酸とコハク酸とを用いた。ビスフェノール A とアジピン酸とコハク酸とを、下記の表 4 に示す配合比 (質量%) で配合し、フラックスを調製した。これらのフラックスは、アジピン酸の含有率を a (質量%) とし、コハク酸の含有率を c (質量%) としたとき、  
20

$$a : c = (100 : 0) \sim (0 : 100) \quad (\text{但し } a + c = 100)$$

25 の範囲で変化させてある。

次に、調製した各フラックスにはんだ粉末を混合し、サンプル 50~55 のはんだペーストを調製した。はんだ粉末としては、共晶はんだ (Sn 63 -

P b 3 7) の粉末を用いた。はんだ粉末に対するフラックスの配合量は1 5 質量 %とした。はんだ粉末の組成はリフロー温度に応じて選択できるもので、他の組成系でもよい。フラックスの配合量も任意に選択できる。

表 4

|    |              |          |            |            |            |            |            |            |
|----|--------------|----------|------------|------------|------------|------------|------------|------------|
| 5  |              |          | サンプ<br>ル50 | サンプ<br>ル51 | サンプ<br>ル52 | サンプ<br>ル53 | サンプ<br>ル54 | サンプ<br>ル55 |
|    | 配合比<br>(質量%) | ビスフェノールA | 1          | 1          | 1          | 1          | 1          | 1          |
|    |              | アジピン酸    | 1          | 0.95       | 0.75       | 0.50       | 0.25       | 0          |
| 10 |              |          | 0          | 0.05       | 0.25       | 0.50       | 0.75       | 1          |
|    | はんだ粉末        |          | 共晶はんだ粉末    | 共晶はんだ粉末    | 共晶はんだ粉末    | 共晶はんだ粉末    | 共晶はんだ粉末    | 共晶はんだ粉末    |
|    | はんだ付け結果      |          | OK         | OK         | OK         | OK         | OK         | NG         |

表4に示すように、サンプル5 0のはんだペーストは、はんだ付けにおいて端  
15 子を良好に接続できた。しかし、サンプル5 0のはんだペーストは、硬化剤としてアジピン酸しか含んでいないので、接着性樹脂（ビスフェノールA）の熱硬化温度を変えることができず、リフロー温度を変更できない。

また、サンプル5 5のはんだペーストは、はんだが溶融する前にフラックスが硬化してしまい、端子を接合できなかった。

20 これに対し、サンプル5 1～5 4のはんだペーストは、それぞれ、はんだ付けにおいて端子を良好に接続できた。

図3 2は、サンプル5 0～5 4のはんだペーストを用いてコンデンサをはんだ  
付けした場合について、リフロー温度と部品横押し強度との関係を示す図である。試験用のコンデンサとしては、1 0 0 5サイズのSTD端子コンデンサを用  
25 いた。図2 9において、特性L 5 0～L 5 4は、それぞれ、サンプル5 0～5 4のはんだペーストを用いた場合の特性である。

コハク酸の配合率を増大させることにより、低いリフロー温度でも、必要な部

品横押し強度を確保することができる。例えば、部品横押し強度として 1.4 kg 必要であると仮定すると、サンプル 5 2 のはんだペースト（特性 L 5 2 参照）は、230℃のリフロー温度を必要とする。これに対し、サンプル 5 3 のはんだペースト（特性 L 5 3 参照）は、上述のサンプル 5 2 よりもコハク酸の配合率を増大させてあるので、210℃のリフロー温度で済む。

以上述べたように、混合するカルボン酸（アジピン酸とコハク酸）の混合比を変更することにより、接着性樹脂（ビスフェノール A）の熱硬化温度を変えることができる。従って、任意のリフロー温度で接着性樹脂（ビスフェノール A）を硬化できるようになり、利用するはんだ成分の融点に合わせてリフロー温度を変更できるようになる。リフロー温度は一定の値に固定せずに済むようになる。

上述した実験 4 の結果によれば、はんだ成分として共晶はんだ（Sn 63 - Pb 37）を用いる場合、硬化剤としてアジピン酸及びコハク酸を配合するとき、アジピン酸の含有率 a（質量％）と、コハク酸の含有率 c（質量％）とについて、

15      $a : c = (95 : 5) \sim (25 : 75)$ （但し  $a + c = 100$ ）  
を満たすのが好ましい。

#### 実験 5：フラックスと組み合わせられるはんだ成分の変更

実験 4 では、はんだ成分として共晶はんだ（Sn 63 - Pb 37）を用いている。共晶はんだ（Sn 63 - Pb 37）の融点は 183℃である。この実験 4 と異なり、はんだ成分として Sn - 3.5 Ag はんだを用いた実験（以下実験 5 と称する）を説明する。Sn - 3.5 Ag はんだの融点は 217℃であり、共晶はんだ（Sn 63 - Pb 37）の融点 183℃よりもかなり高い。

ビスフェノール A とアジピン酸とコハク酸とを、下記の表 5 に示す配合比（質量％）で配合し、フラックスを調製した。これらのフラックスは、アジピン酸の含有率を a（質量％）とし、コハク酸の含有率を c（質量％）としたとき、

25      $a : c = (100 : 0) \sim (0 : 100)$ （但し  $a + c = 100$ ）

の範囲で変化させてある。

次に、調製した各フラックスにはんだ粉末を混合し、サンプル70～75のはんだペーストを調製した。はんだ粉末としては、Sn-3.5Agはんだ粉末を用いた。はんだ粉末に対するフラックスの配合量は15質量%とした。

5

表 5

10

|              |          | サンプル70            | サンプル71            | サンプル72            | サンプル73            | サンプル74            | サンプル75            |
|--------------|----------|-------------------|-------------------|-------------------|-------------------|-------------------|-------------------|
| 配合比<br>(質量%) | ビスフェノールA | 1                 | 1                 | 1                 | 1                 | 1                 | 1                 |
|              | アジピン酸    | 1                 | 0.95              | 0.75              | 0.50              | 0.25              | 0                 |
|              | コハク酸     | 0                 | 0.05              | 0.25              | 0.50              | 0.75              | 1                 |
| はんだ粉末        |          | Sn-3.5Ag<br>はんだ粉末 | Sn-3.5Ag<br>はんだ粉末 | Sn-3.5Ag<br>はんだ粉末 | Sn-3.5Ag<br>はんだ粉末 | Sn-3.5Ag<br>はんだ粉末 | Sn-3.5Ag<br>はんだ粉末 |
| はんだ付け結果      |          | OK                | OK                | NG                | NG                | NG                | NG                |

15 表5に示すように、サンプル72～75のはんだペーストは、それぞれ、はんだが溶融する前にフラックスが硬化してしまい、端子を接合できなかった。

また、サンプル70、71のはんだペーストは、それぞれ、はんだ付けにおいて端子を良好に接続できた。

20 上述した実験5の結果によれば、はんだ成分としてSn-3.5Agはんだを用いる場合、硬化剤としてアジピン酸及びコハク酸を配合するとき、アジピン酸の含有率a(質量%)と、コハク酸の含有率c(質量%)とについて、

$$a : c = (100 : 0) \sim (95 : 5) \quad (\text{但し } a + c = 100)$$

を満たすのが好ましい。

25 上述した実験3～5では、フラックスを、はんだ粉末に混合し、混合により得られたはんだペーストを用いてはんだ付けを行っている。これと異なり、はんだバンプを施した基板上にフラックスを塗布してはんだ付けを行っても、同様な作用及び効果が得られる。

実験 3～5 で調製したはんだペーストを利用しても、図 2 5 に図示された電子回路装置と同様な電子回路装置を構成できることは自明である。勿論、実験 3～5 のはんだペーストを利用して電子部品装置及び電子回路モジュールを構成することもできる。

- 5      また、硬化剤として、互いに熱硬化速度の異なるカルボン酸を混合すると、接着性樹脂の熱硬化速度を変えることができる。従って、利用するはんだ成分に合わせてリフロー時間またはリフロー温度を変更できるようになる。例えば、アジピン酸とコハク酸の場合、コハク酸の熱硬化に必要な熱量は、アジピン酸の熱硬化に必要な熱量よりも少ないので、コハク酸の熱硬化速度は、アジピン酸の熱硬化速度よりも速い。従って、硬化剤としてアジピン酸とコハク酸とを混合すると、接着性樹脂（ビスフェノール A）の熱硬化速度を変更でき、リフロー時間またはリフロー温度を変更できる。他のカルボン酸の組み合わせ、例えば、アジピン酸とピメリット酸の場合も同様である。

- 15      更に、混合するカルボン酸の組み合わせまたは混合比を変更することによって、接着性樹脂の熱硬化速度を変えることができ、同様な作用及び効果が得られる。

- 20      図示は省略するが、本発明に係るはんだペーストを用いる場合、本発明に係るフラックスを封止剤として用い、電子部品と部品搭載基板、半導体チップとチップ搭載基板及び電子回路モジュールとマザー基板とを、フラックスでなる封止剤によって接合することもできる。また、本発明に係るフラックスを用いた部品搭載基板において、本フラックスの上層部に一般的な封止剤を形成することもできる。

#### 産業上の利用可能性

- 25      以上述べたように、本発明によれば、次のような効果を得得ることができる。

（a）実装の高密度化、部品の小型化及び部品の配置間隔の狭ピッチ化等に対しても、十分な接合強度をもって対応し得るはんだ付け用フラックス及びはんだ

ペースト及びはんだ付け方法を提供することができる。

(b) 両面実装タイプの部品搭載基板において、部品の浮動または脱落等の不具合を確実に阻止し得るはんだ付け用フラックス及びはんだペースト及びはんだ付け方法を提供することができる。

- 5 (c) フラックス洗浄工程を必要とせず、製造コストの安価な電子部品装置、電子回路モジュール及び電子回路装置を提供することができる。

(d) はんだ接合寿命を、従来よりも著しく長期化させた高信頼度の電子部品装置、電子回路モジュール及び電子回路装置を提供することができる。



## 請求の範囲

1. 接着性樹脂と、硬化剤とを含有するはんだ付け用フラックス。
2. 請求の範囲 1 に記載されたフラックスであって、液状またはペース  
5 ト状であるフラックス。
3. 請求の範囲 1 または 2 の何れかに記載されたフラックスであって、  
前記接着性樹脂は、熱硬化性樹脂を含むフラックス。
4. 請求の範囲 3 に記載されたフラックスであって、前記熱硬化性樹脂  
は、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、シリコン樹脂、変性樹脂  
10 またはアクリル樹脂から選択された少なくとも 1 種を含むフラックス。
5. 請求の範囲 1 乃至 4 の何れかに記載されたフラックスであって、前  
記硬化剤は、カルボン酸を含むフラックス。
6. 請求の範囲 1 乃至 4 の何れかに記載されたフラックスであって、前  
記硬化剤は、少なくとも 2 種のカルボン酸を含み、前記少なくとも 2 種のカルボ  
15 ン酸は、互いに異なる融点を有するフラックス。
7. 請求の範囲 6 に記載されたフラックスであって、前記少なくとも 2  
種のカルボン酸のうち、1 種はアジピン酸であり、他の 1 種はピメリット酸であ  
るフラックス。
8. 請求の範囲 7 に記載されたフラックスであって、  
20 前記アジピン酸の含有率を a (質量%) とし、前記ピメリット酸の含有率を b  
(質量%) としたとき、  
$$a : b = (85 : 15) \sim (95 : 5)$$
  
を満たすフラックス。
9. 請求の範囲 6 に記載されたフラックスであって、前記少なくとも 2  
25 種のカルボン酸のうち、1 種はアジピン酸であり、他の 1 種はコハク酸であるフ  
ラックス。
10. 請求の範囲 9 に記載されたフラックスであって、前記アジピン酸

の含有率を a (質量%) とし、前記コハク酸の含有率を c (質量%) としたとき、

$$a : c = (95 : 5) \sim (25 : 75)$$

を満たすフラックス。

- 5            1 1. はんだ粉末と、フラックスとを含むはんだペーストであって、前記フラックスは、請求の範囲 1 乃至 1 0 の何れかに記載されたものでなり、前記はんだ粉末は、前記フラックスと混合されているはんだペースト。

- 1 2. 請求の範囲 1 1 に記載されたはんだペーストであって、前記はんだ粉末は、Sn、Cu、Ag、Sb、Pb、In、Zn または Bi から選択された  
10    少なくとも 1 種を含むはんだペースト。

- 1 3. 少なくとも 1 つの電子部品と、部品搭載基板と、はんだ付け用フラックスとを含む電子部品装置であって、

前記電子部品は、前記部品搭載基板の上にはんだ付けされており、

- 前記はんだ付け用フラックスは、請求の範囲 1 乃至 1 0 の何れかに記載された  
15    フラックスでなり、前記電子部品と前記部品搭載基板との間に介在し、両者を接着している  
電子部品装置。

- 1 4. 半導体チップと、チップ搭載基板と、はんだ付け用フラックスとを含む電子回路モジュールであって、

- 20    前記半導体チップは、少なくとも 1 つの半導体素子を含み、前記チップ搭載基板の上にはんだ付けされており、

前記はんだ付け用フラックスは、請求の範囲 1 乃至 1 0 の何れかに記載されたフラックスでなり、前記半導体チップと前記チップ搭載基板との間に介在し、両者を接着している

- 25    電子回路モジュール。

- 1 5. 電子回路モジュールと、マザー基板と、はんだ付け用フラックスとを含む電子回路装置であって、



前記電子回路モジュールは、前記マザー基板上にはんだ付けされており、

前記はんだ付け用フラックスは、請求の範囲 1 乃至 10 の何れかに記載されたフラックスであり、前記電子回路モジュールと前記マザー基板との間に介在し、両者を接着している

5 電子回路装置。

16. 請求の範囲 15 に記載された電子回路装置であって、前記電子回路モジュールは、請求の範囲 14 に記載されたものでなる電子回路装置。

17. 請求の範囲 1 乃至 10 の何れかに記載されたフラックスを用いてはんだ付けする方法。

10 18. 請求の範囲 11 または 12 の何れかに記載されたはんだペーストを用いてはんだ付けする方法。

19. 請求の範囲 17 または 18 の何れかに記載された方法であって、基板の上に電子部品、電子回路モジュールまたは半導体チップをはんだ付けするはんだ付け方法。

15 20. 請求の範囲 19 に記載された方法であって、

前記基板の一面上に、前記はんだペーストによるはんだ付け処理を実行し、次に、前記基板の他面上で、前記はんだペーストとは異なるはんだを用いて、電子部品をはんだ付けする工程を含むはんだ付け方法。





図 1

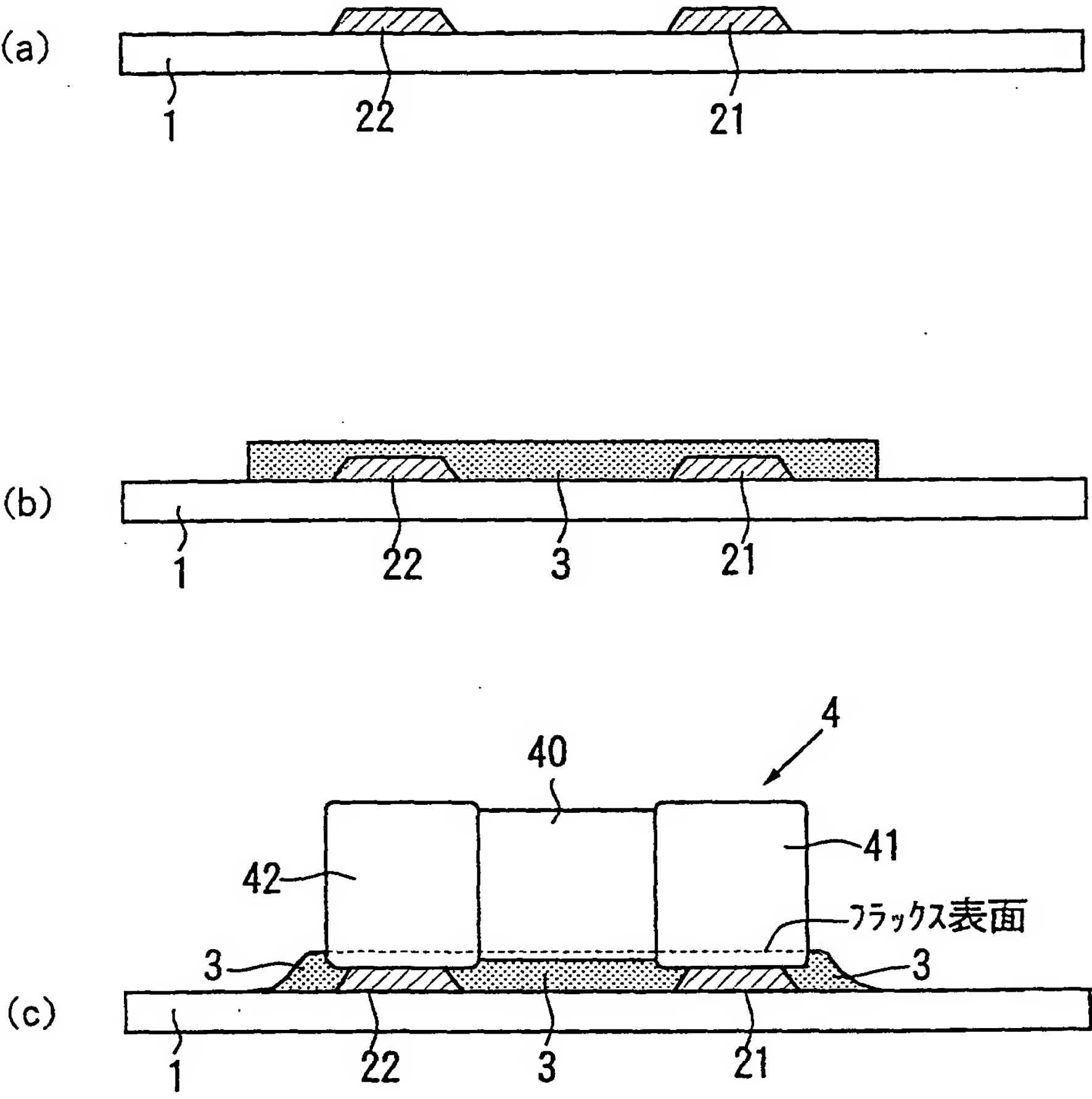




図 2

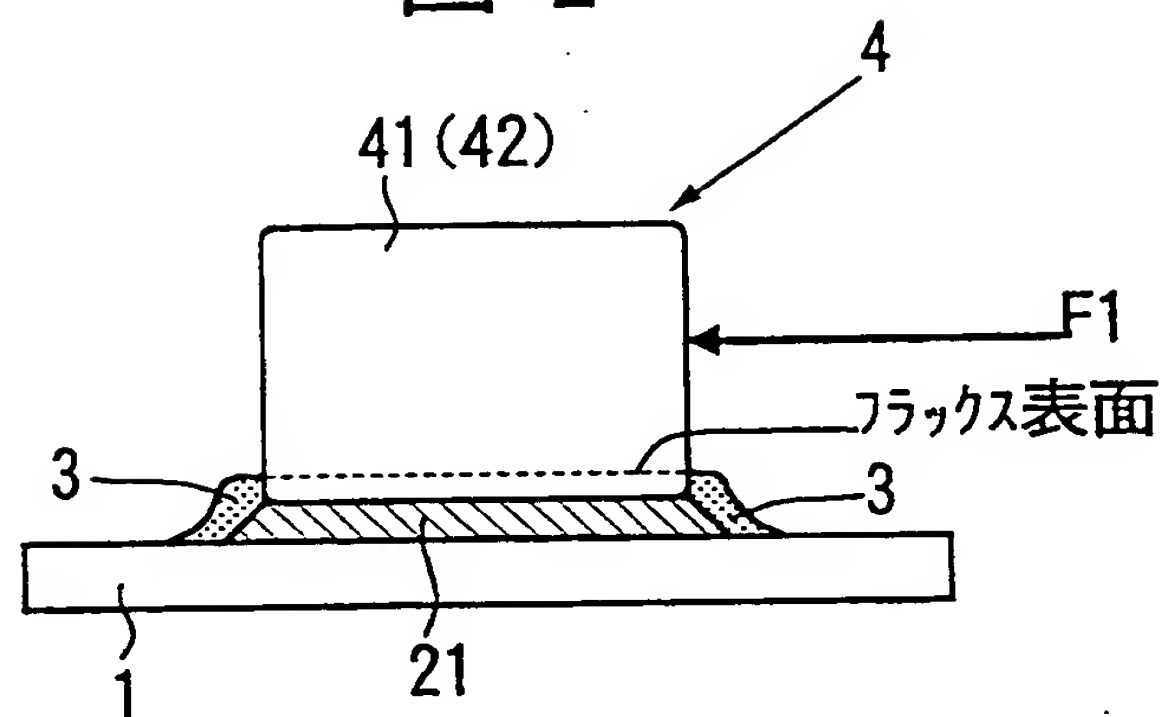


図 3

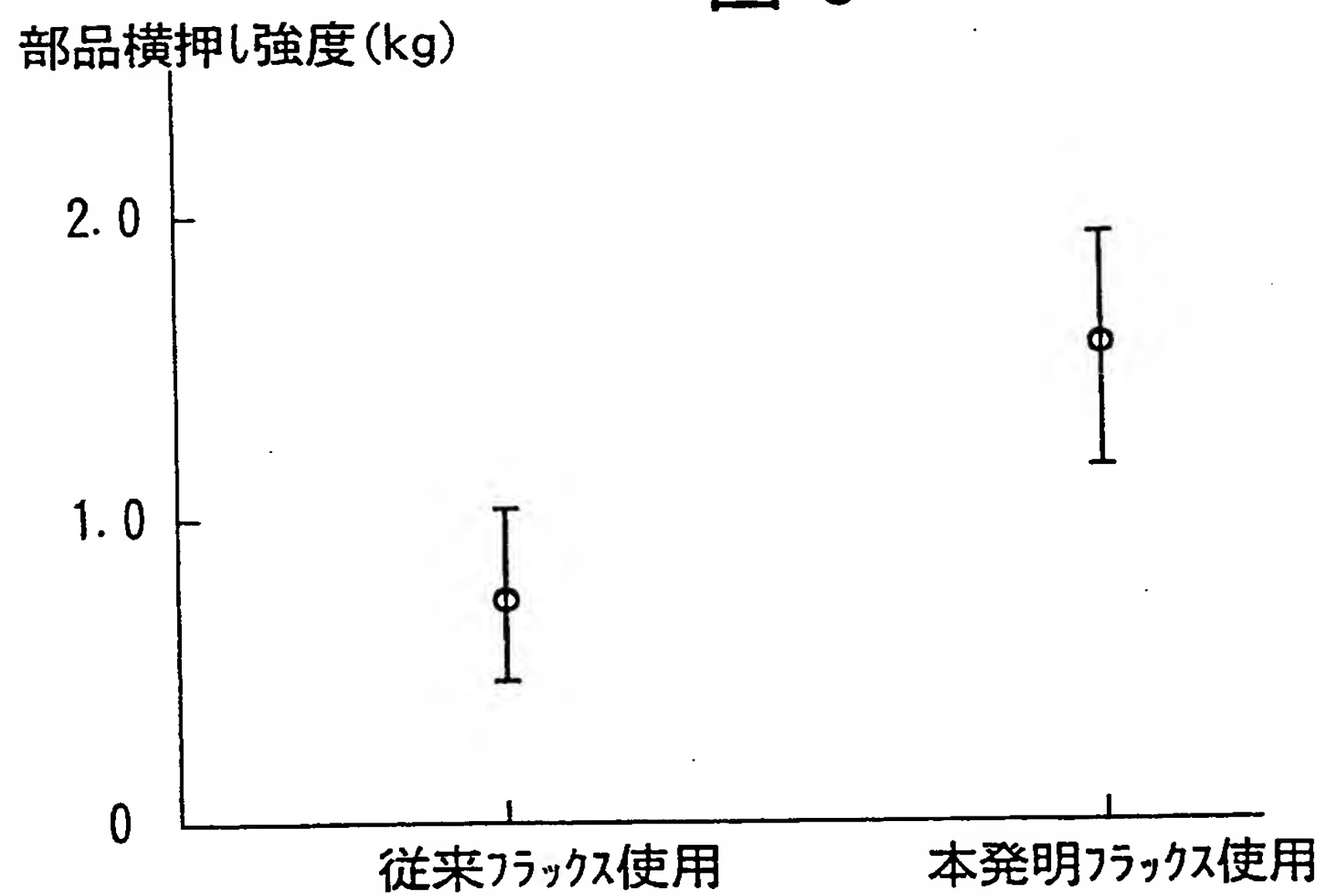




図 4

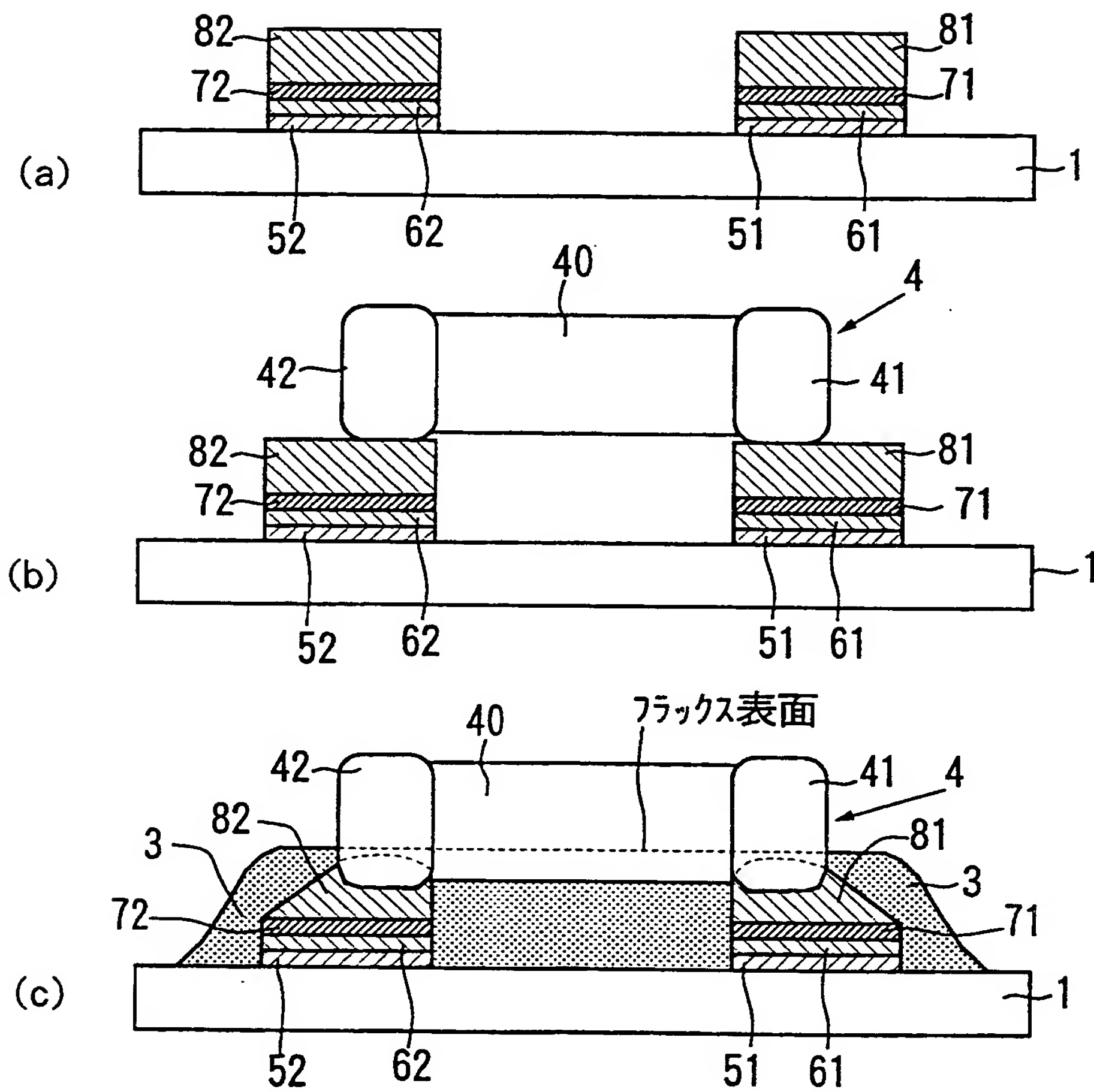






図 5

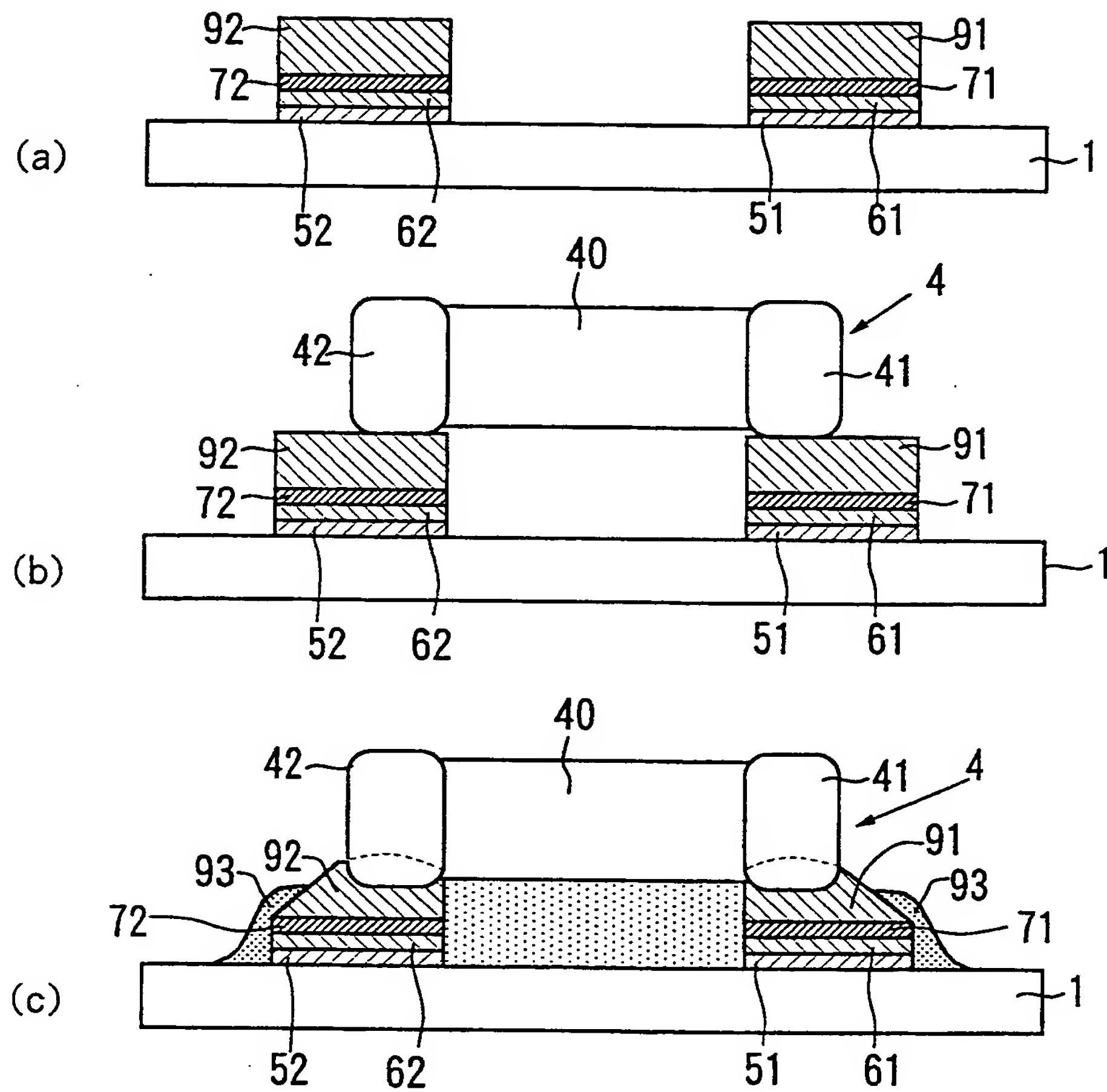




図 6

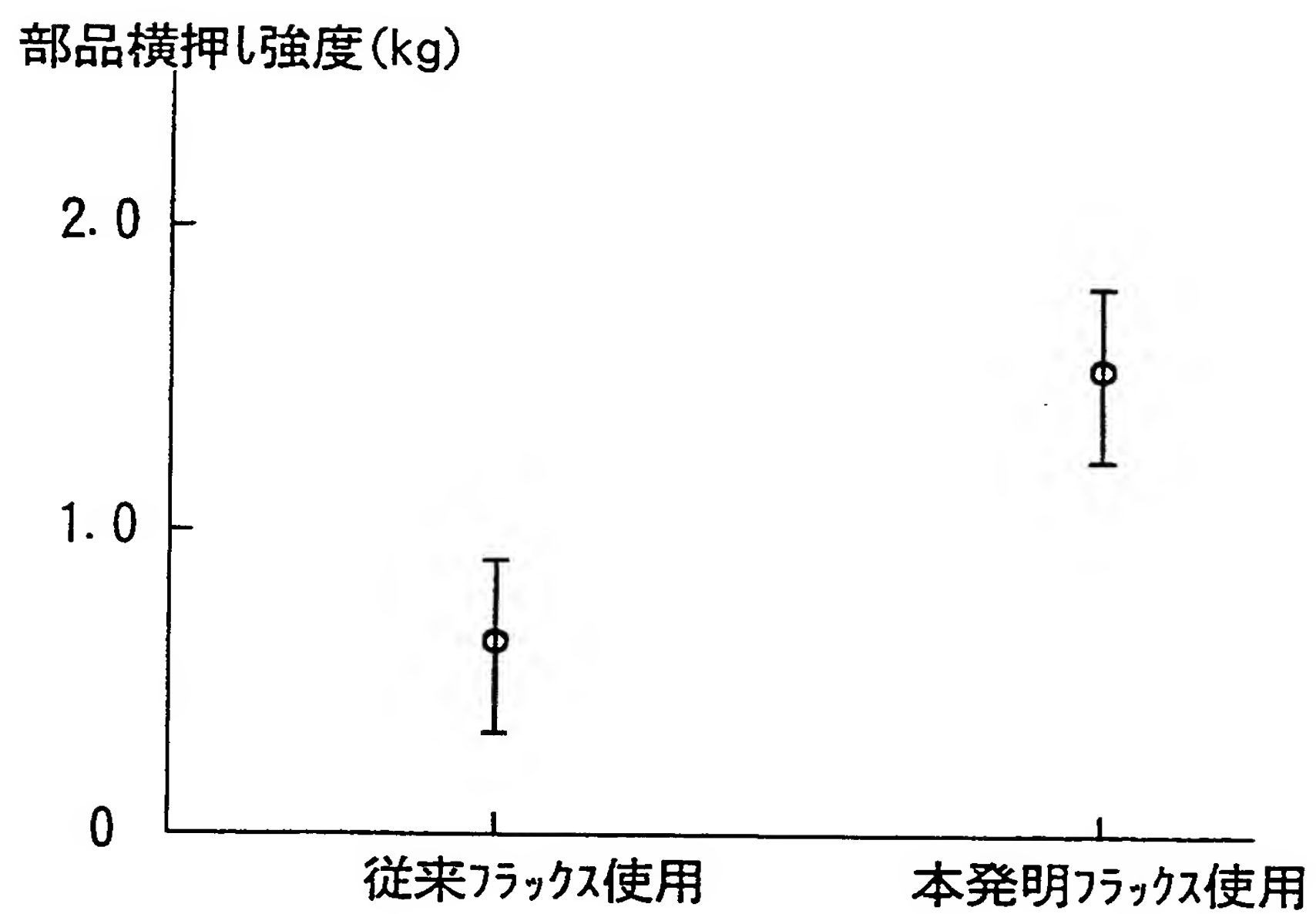
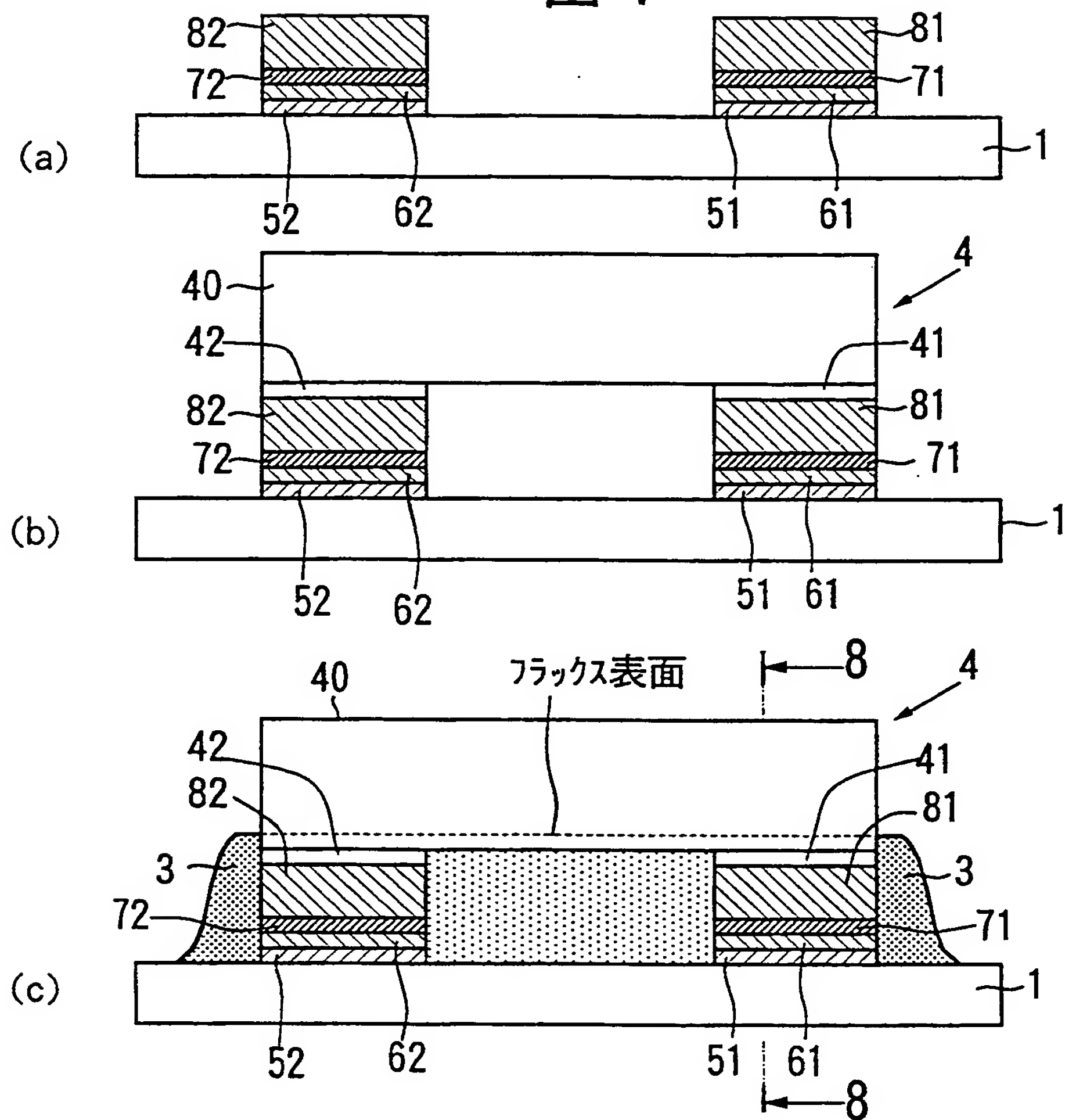




图 7



**図 8**

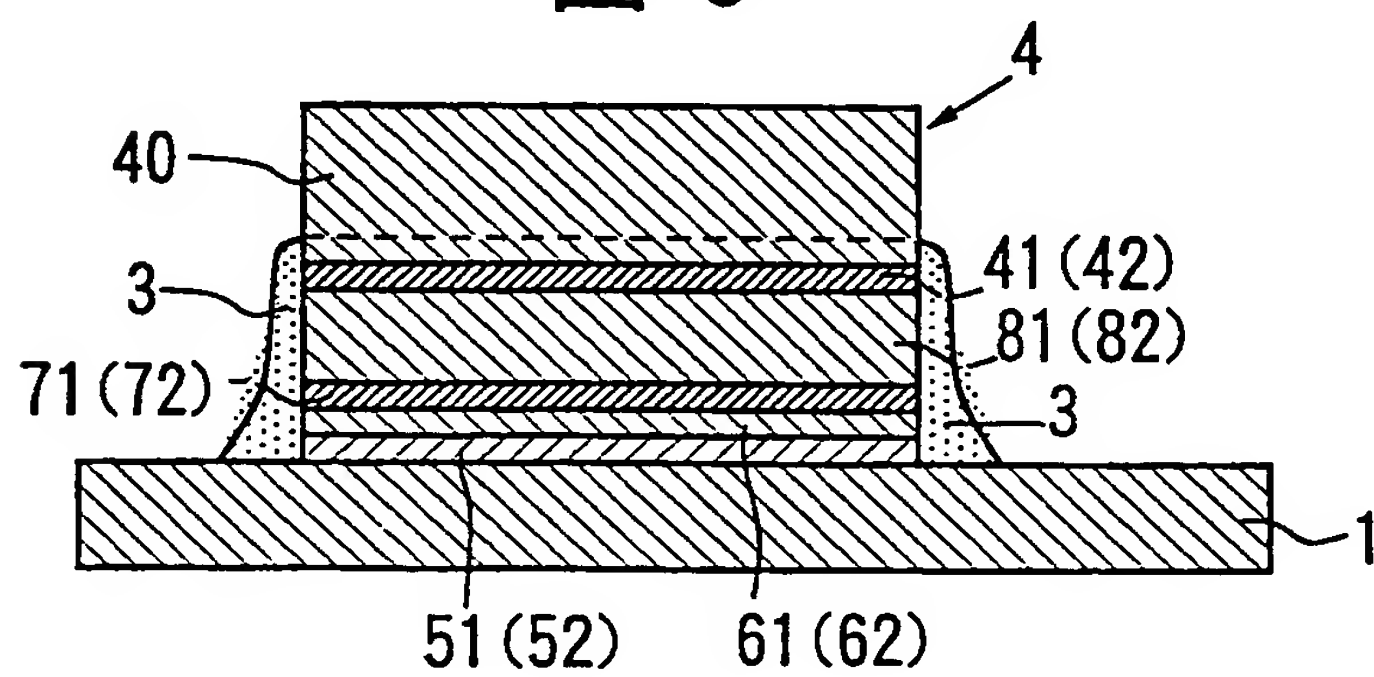




図 9

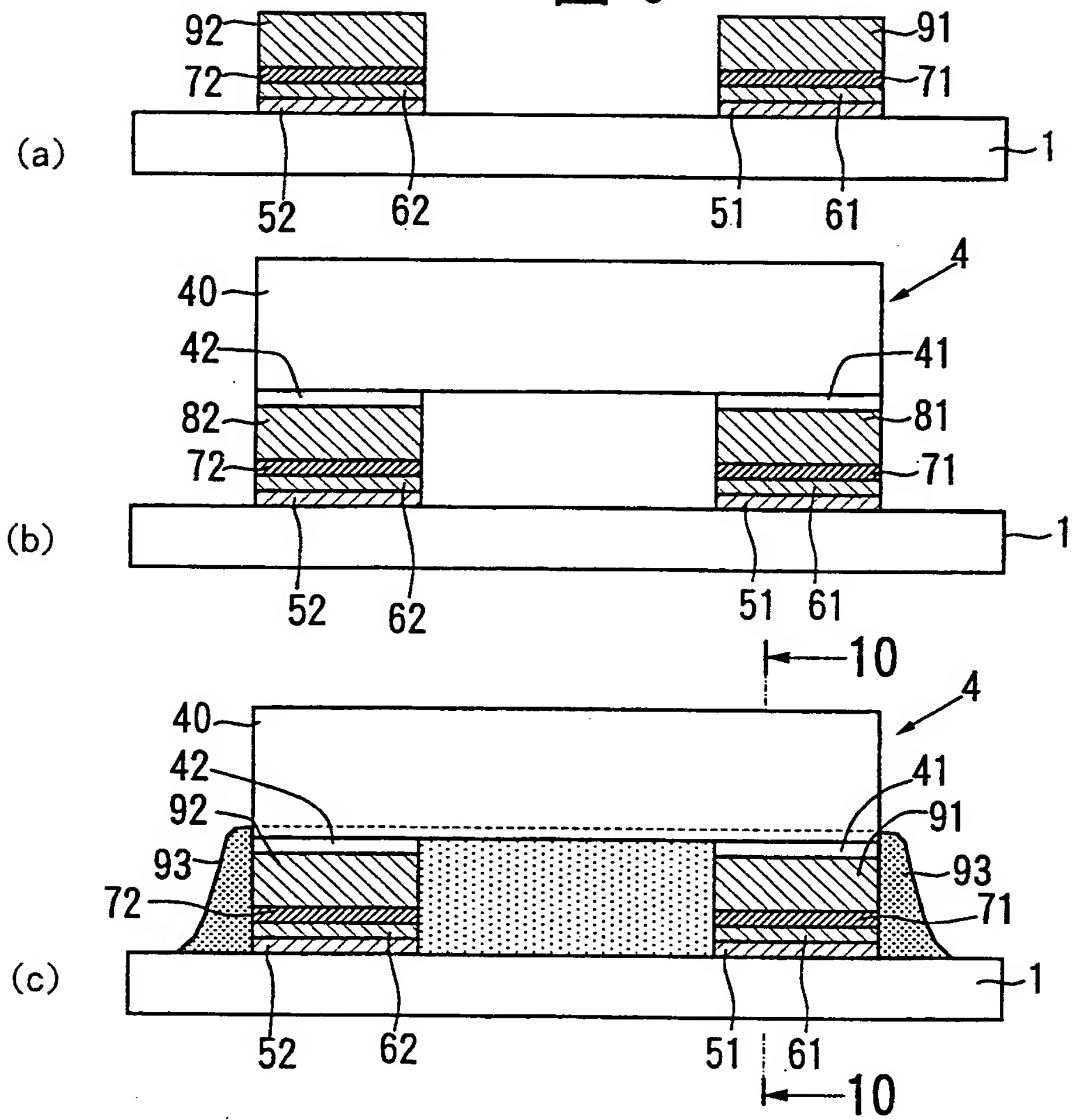


図 10

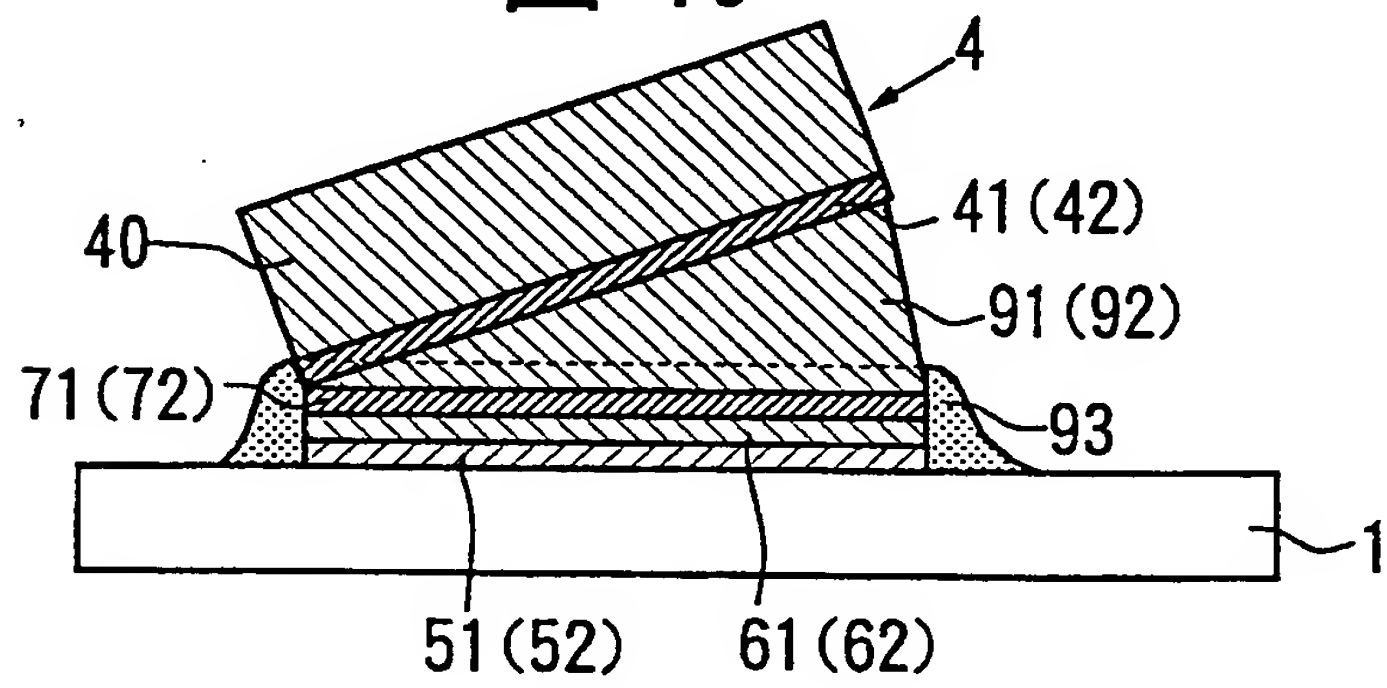






図 11

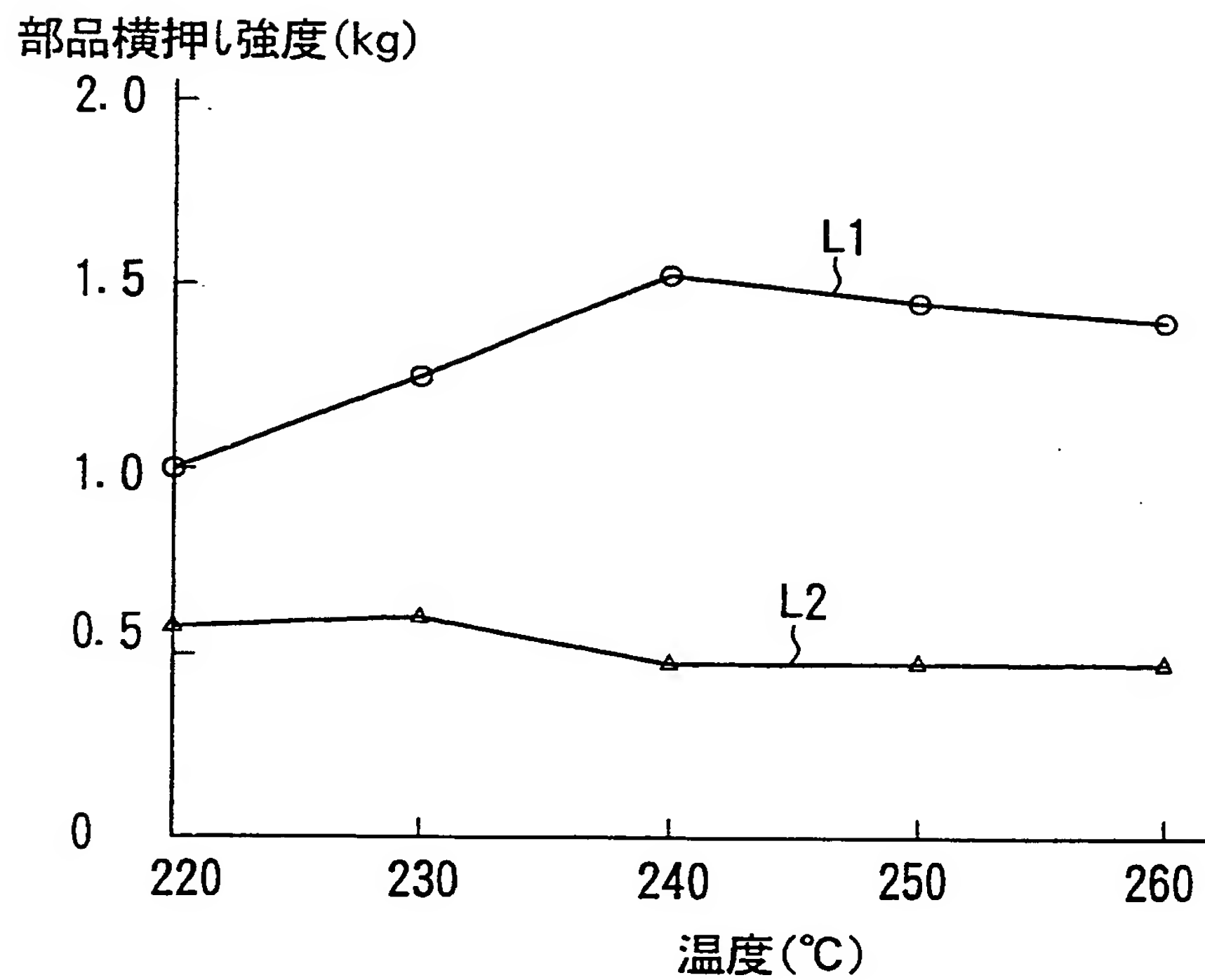




図 12

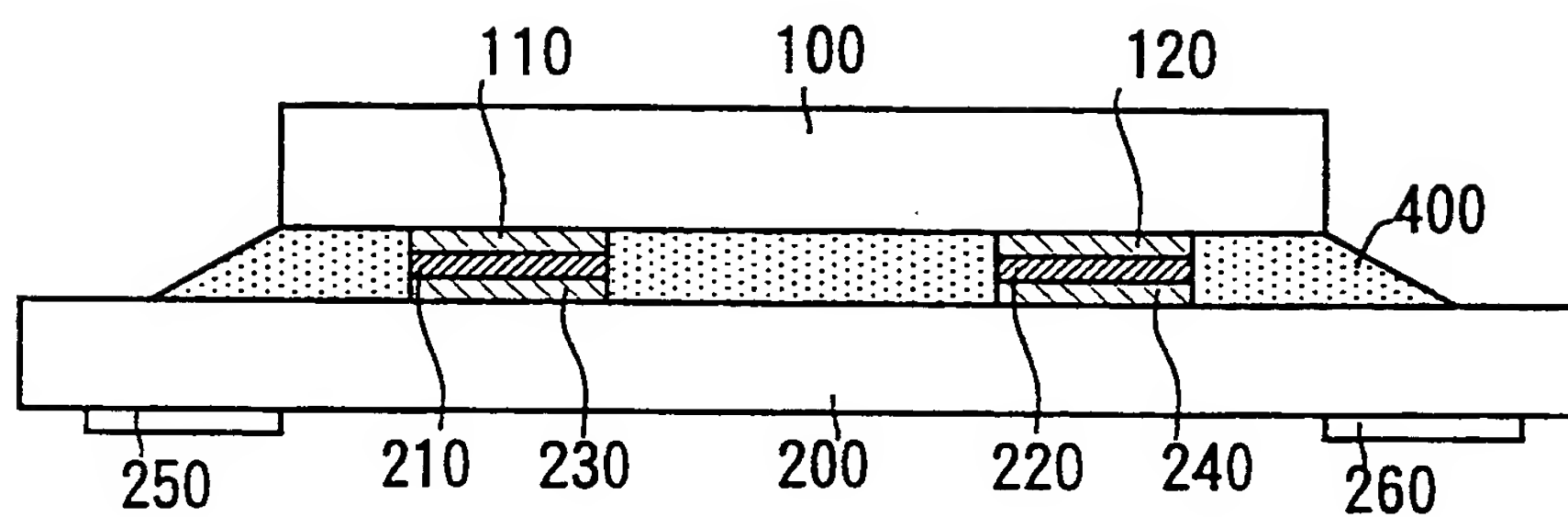


図 13

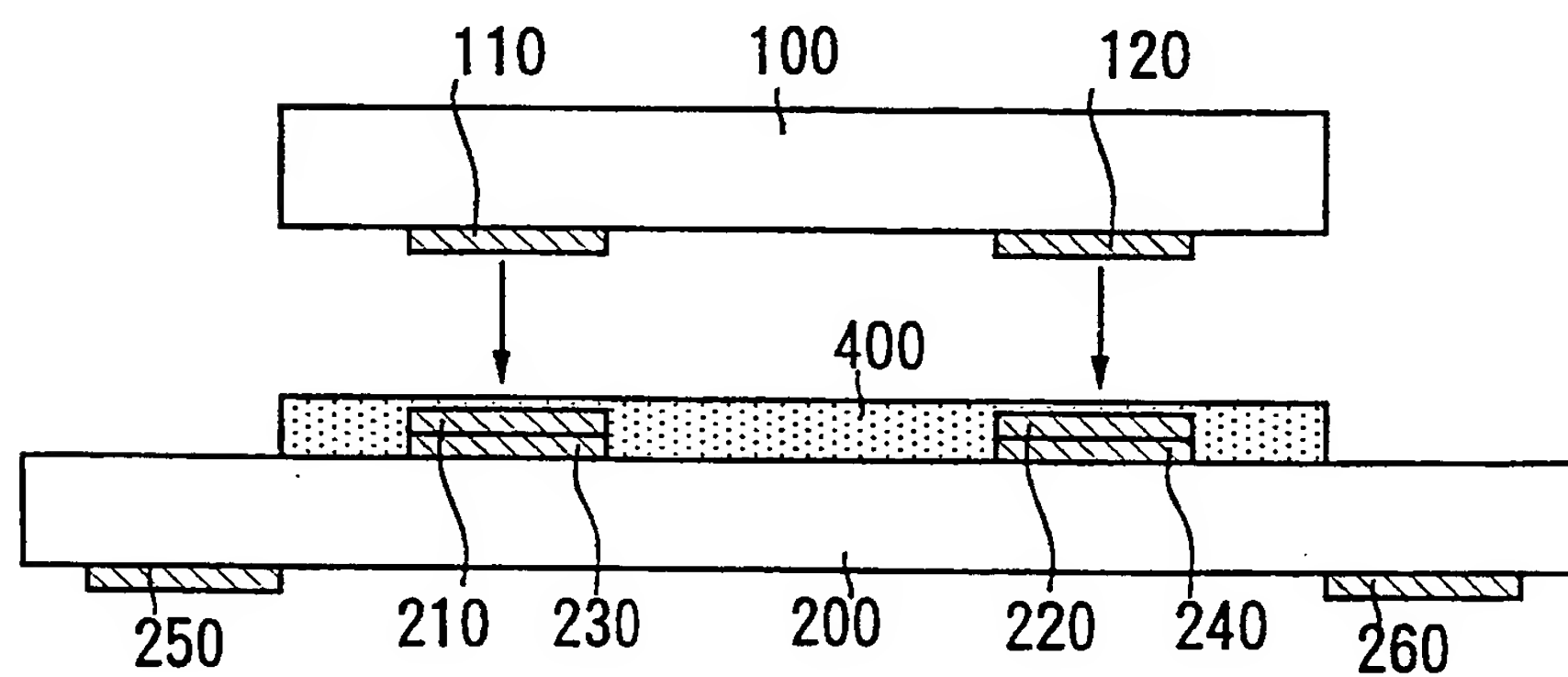




図 14

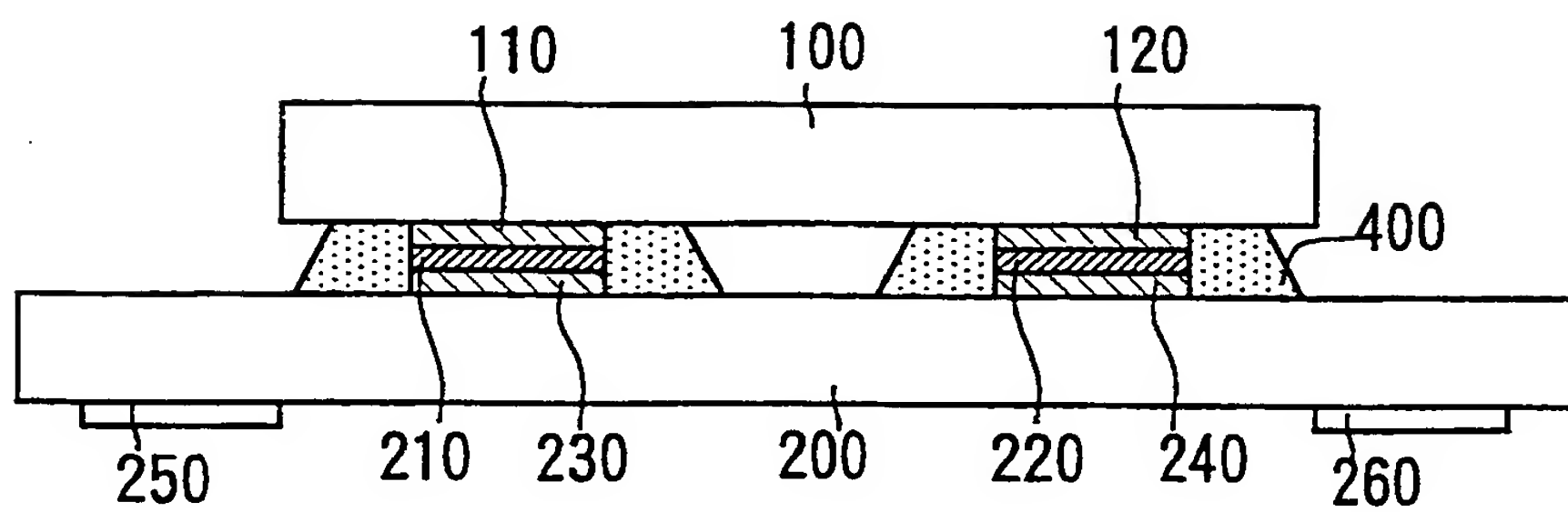


図 15

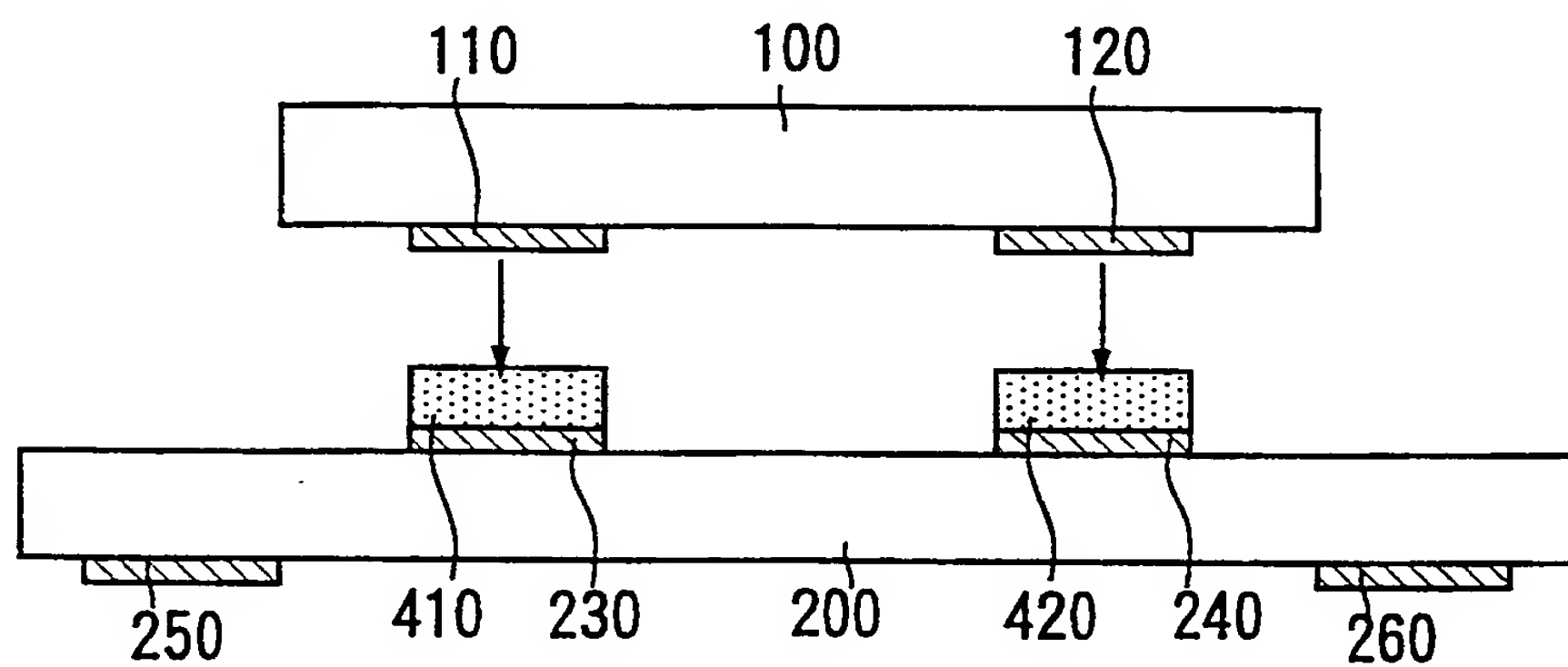




図 16

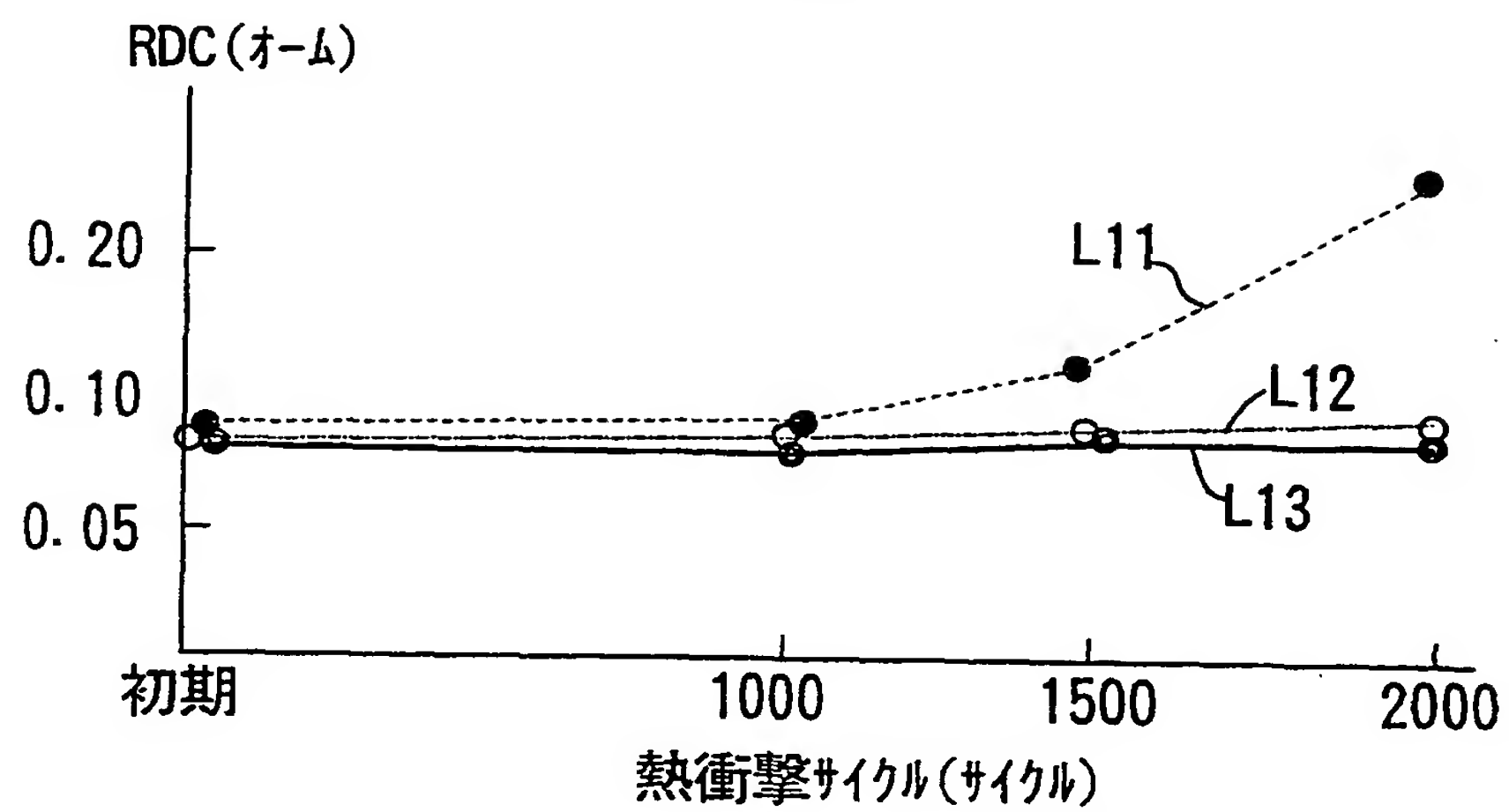






図 17

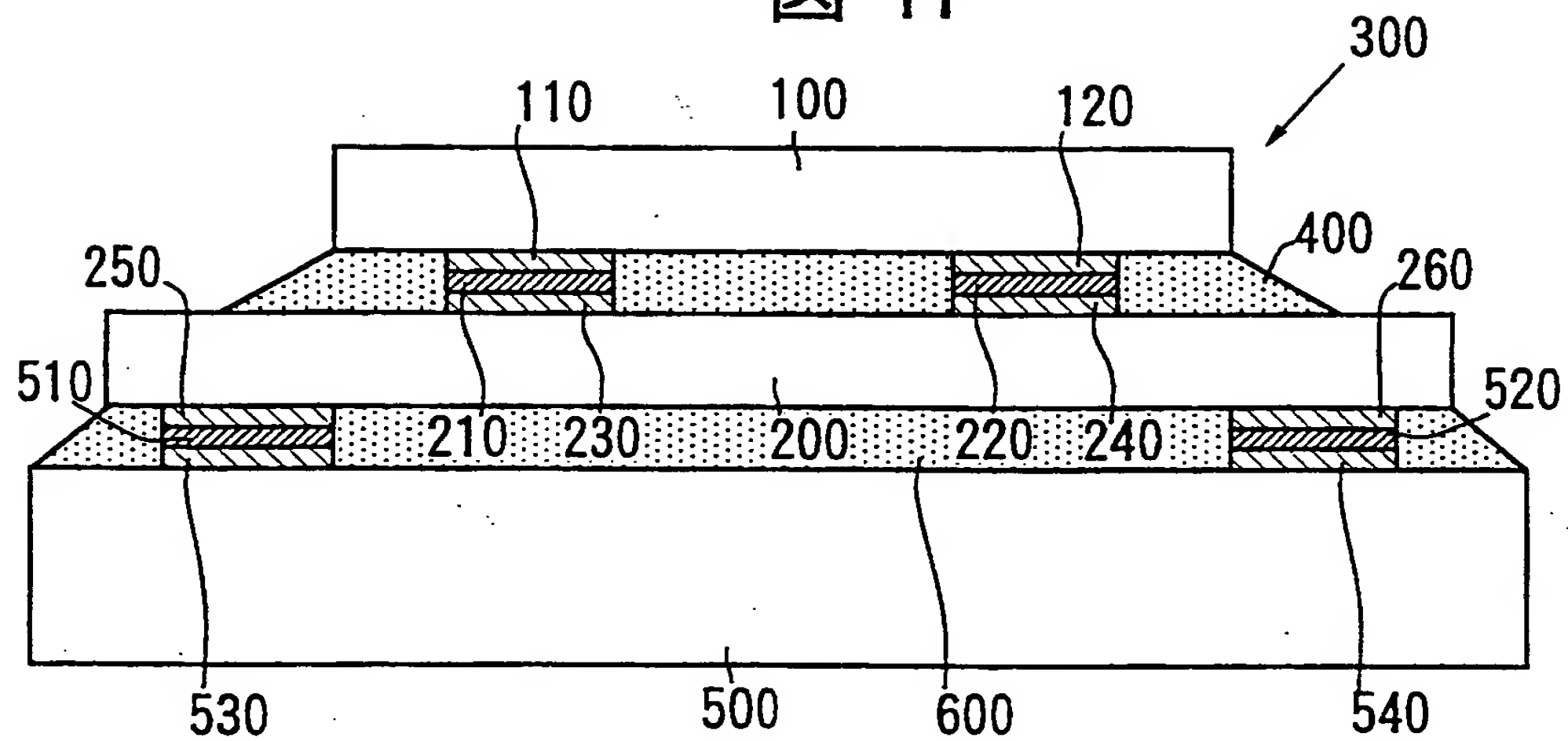


図 18

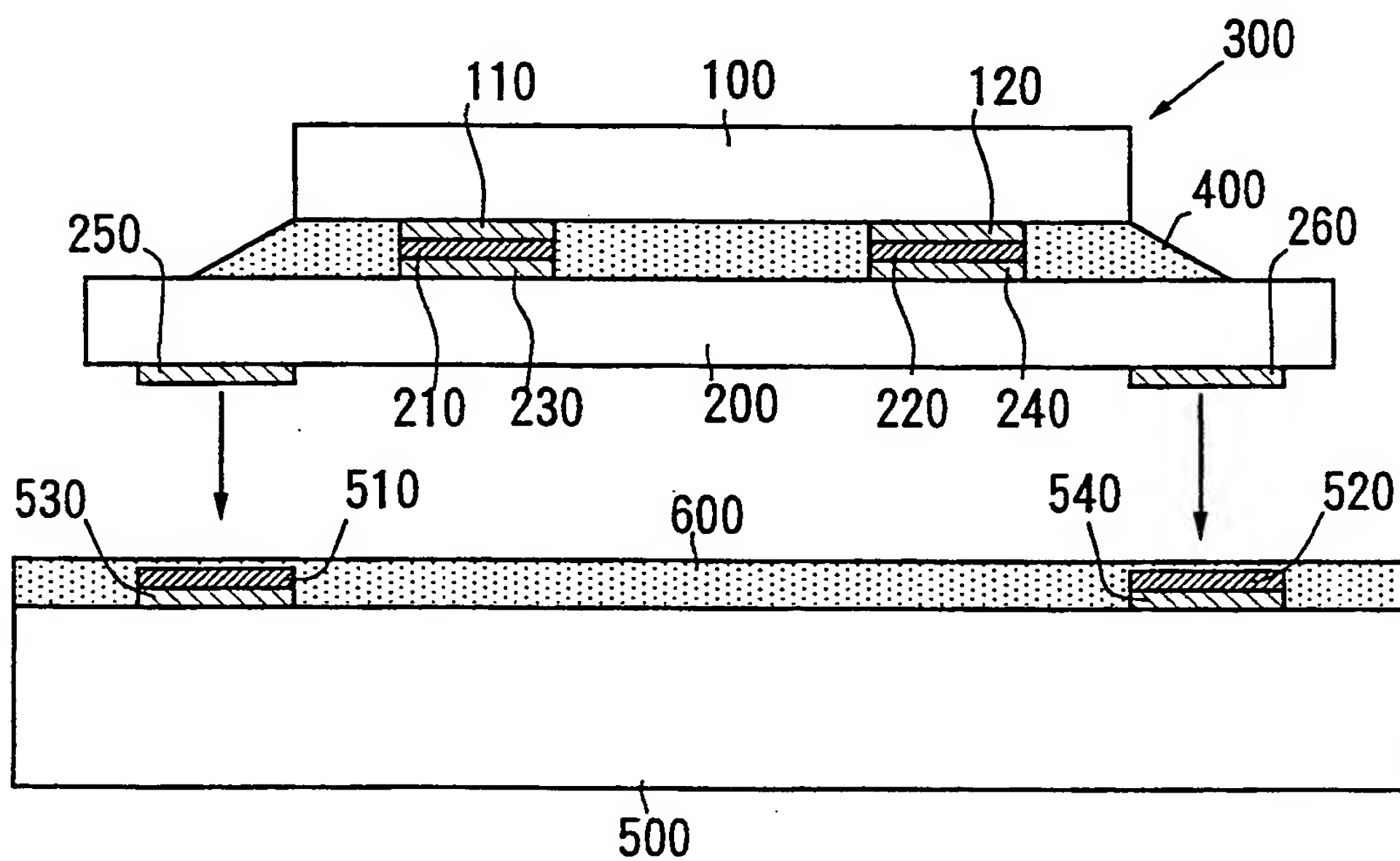




図 19

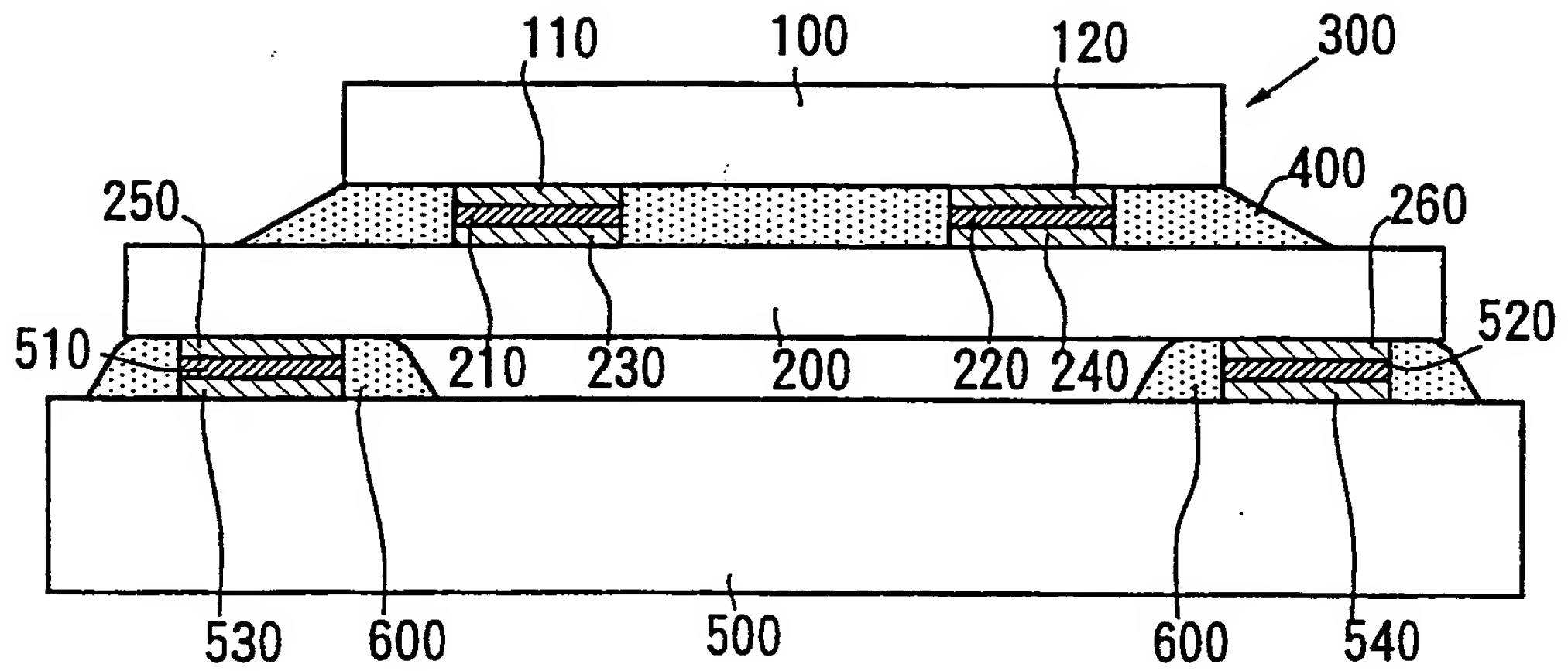
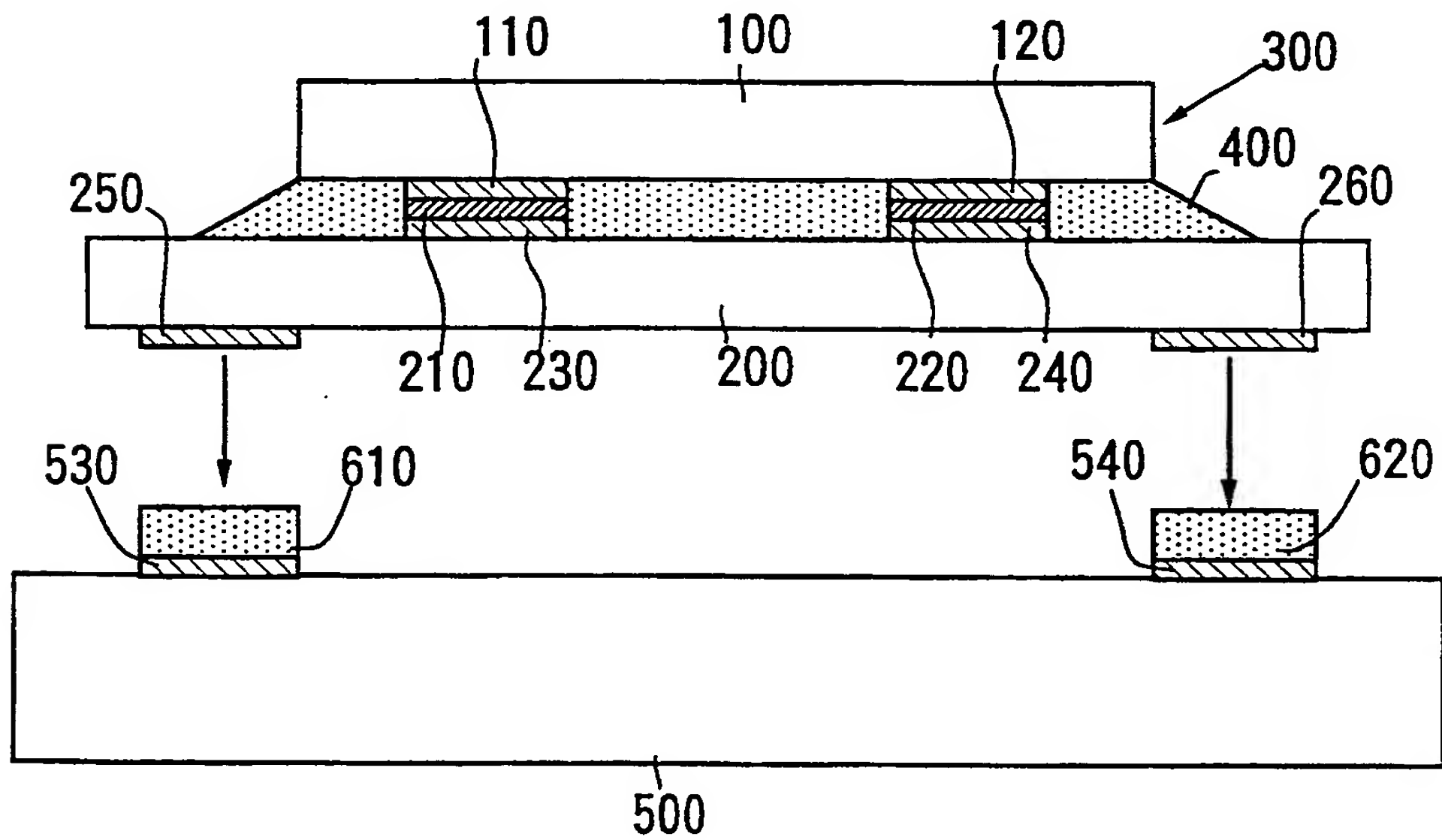


図 20





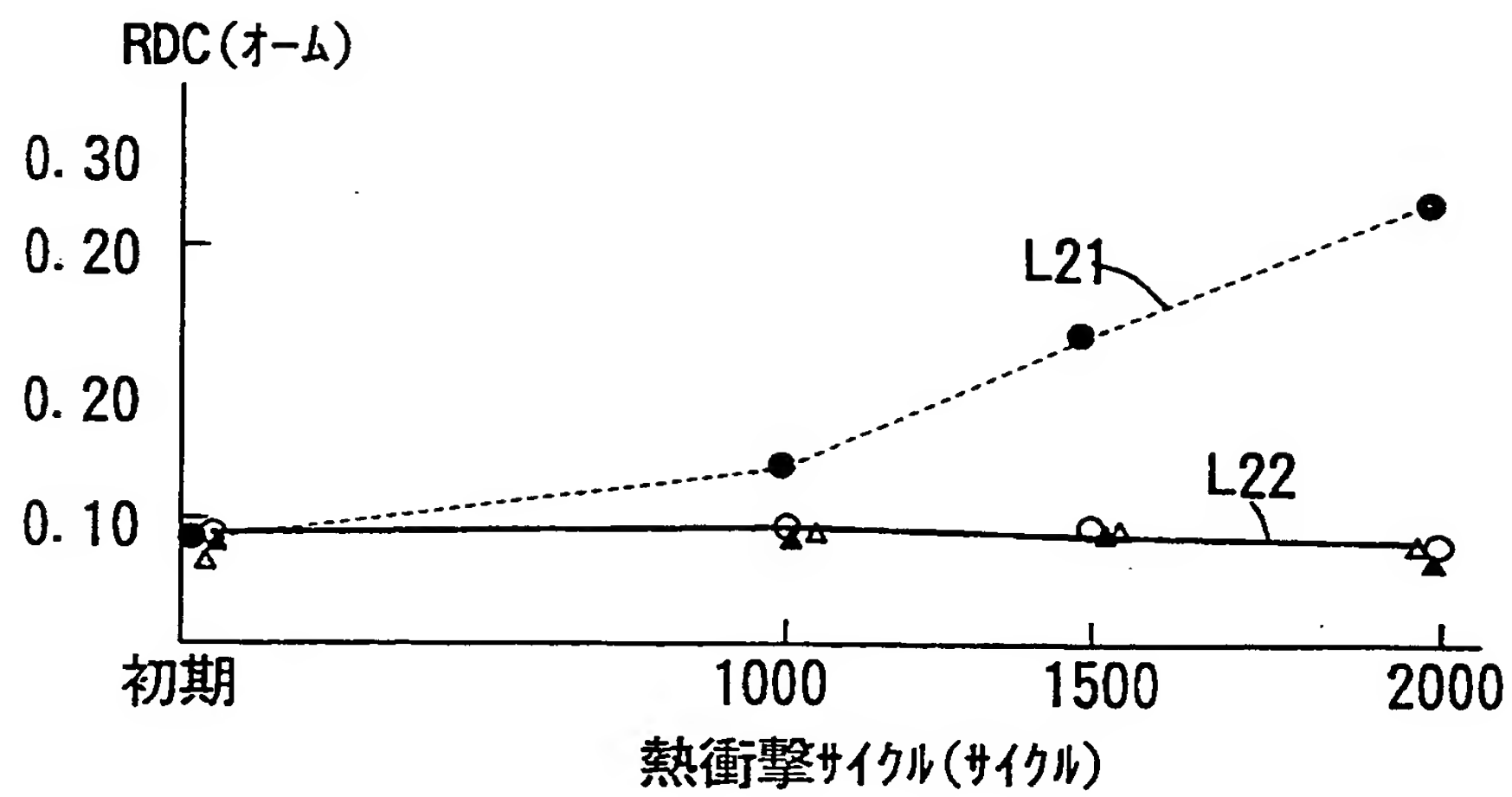
1

2

3

4

図 21





.

.

.

.

図 22

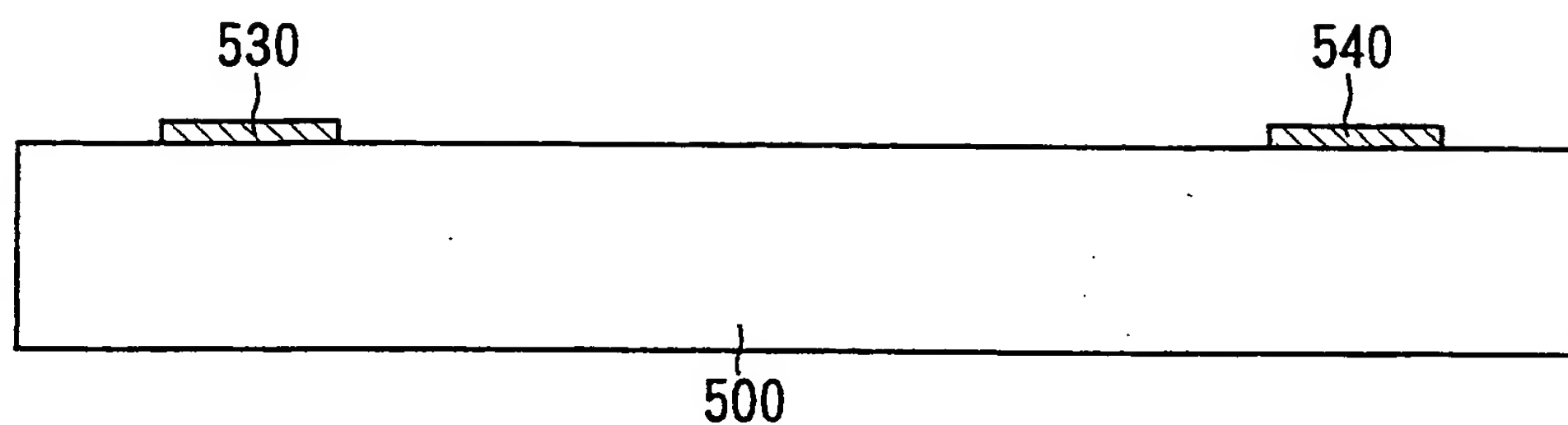


図 23

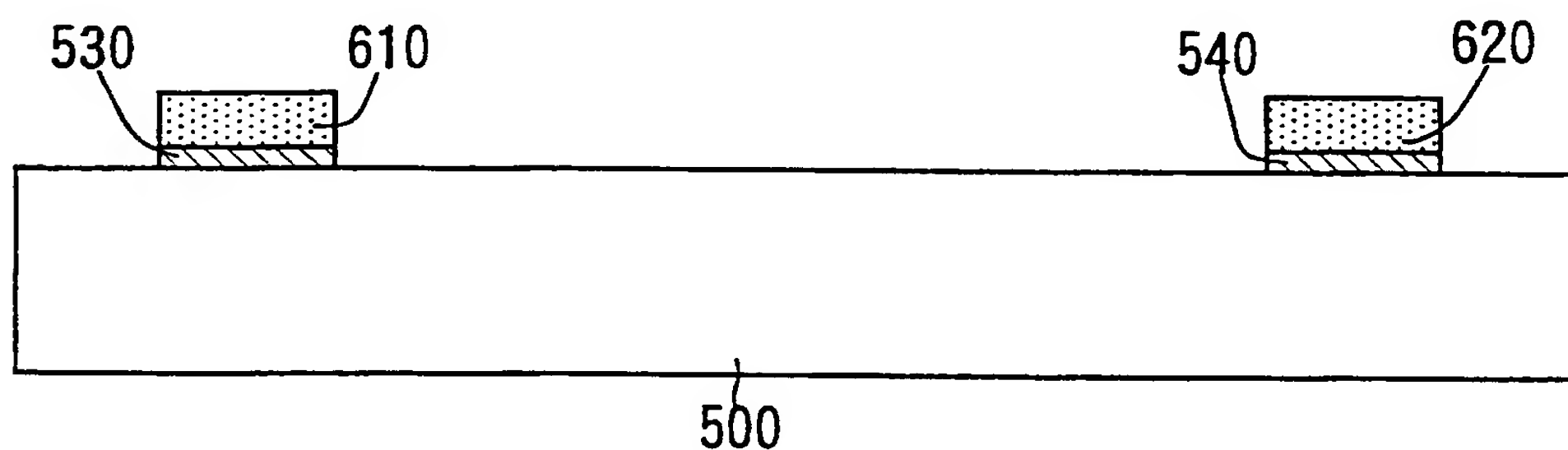


図 24

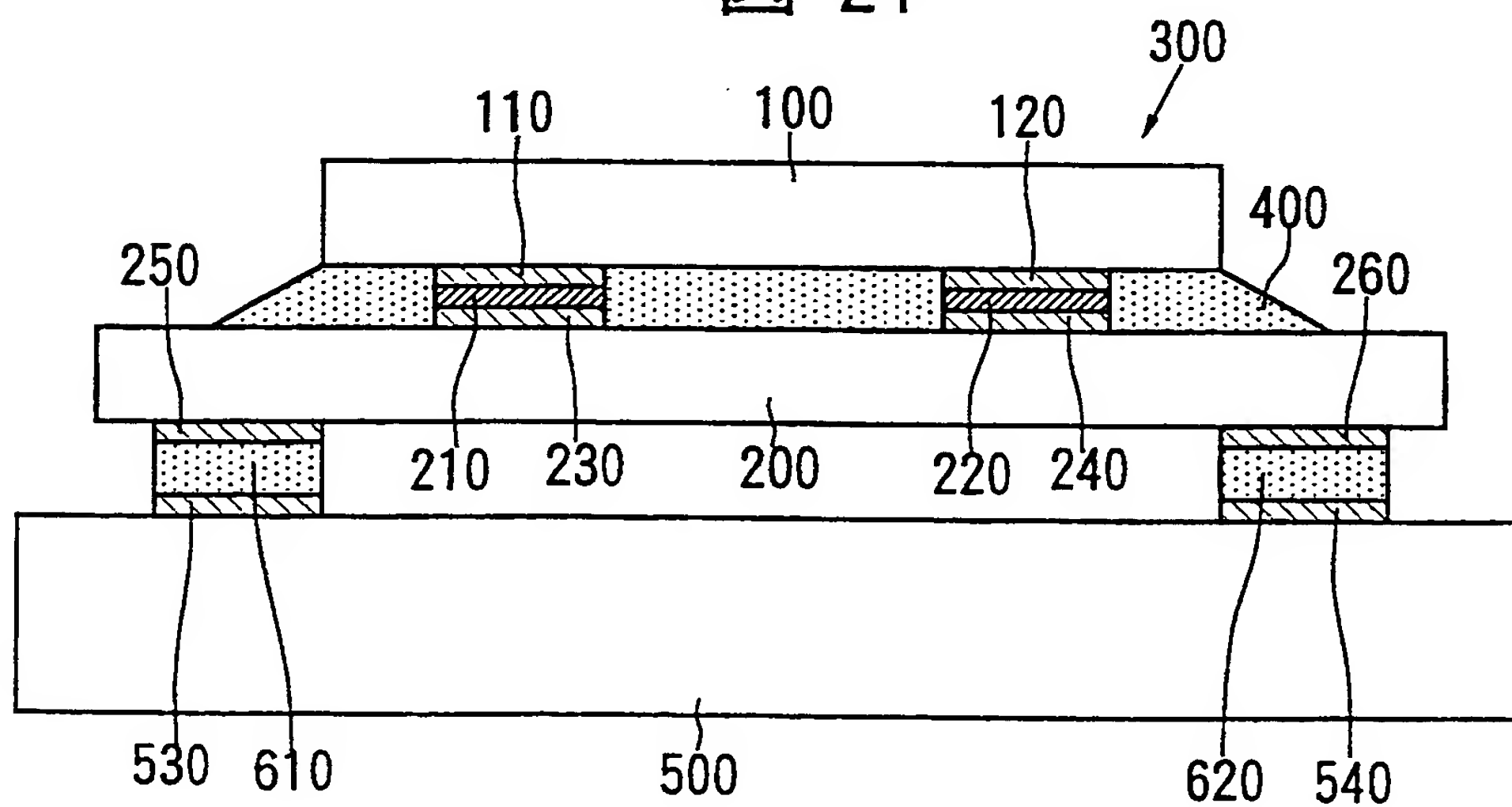
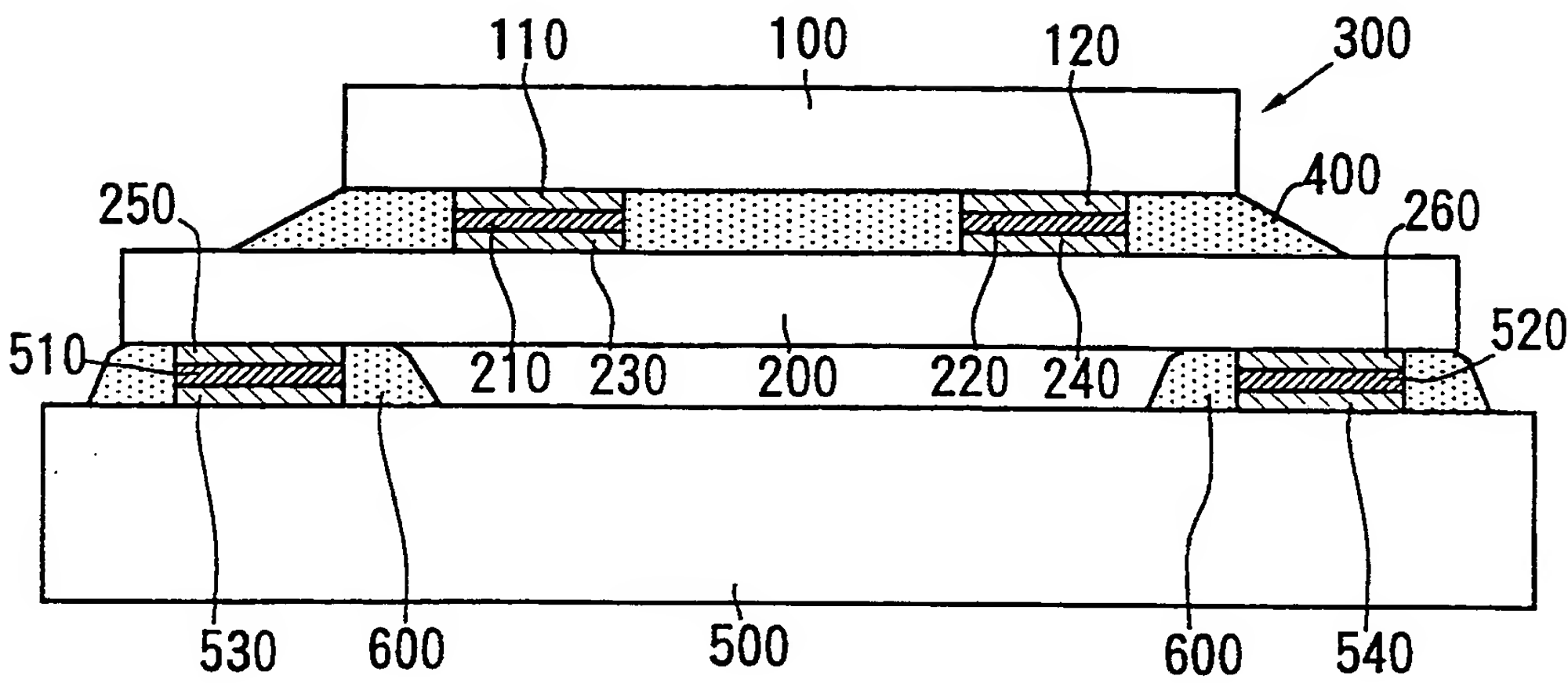






図 25





.

.

.

.





1

2

3

4

図 27

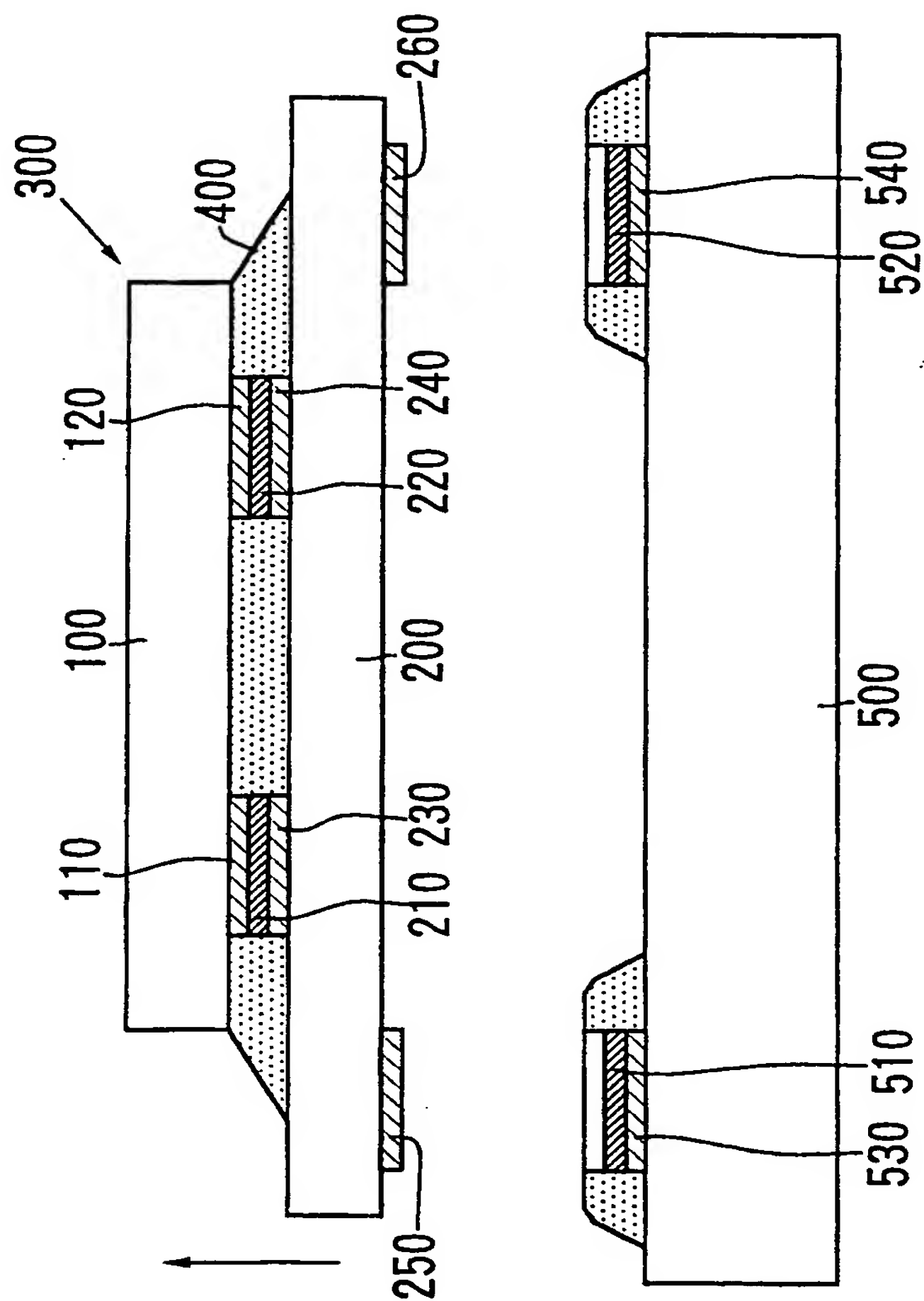
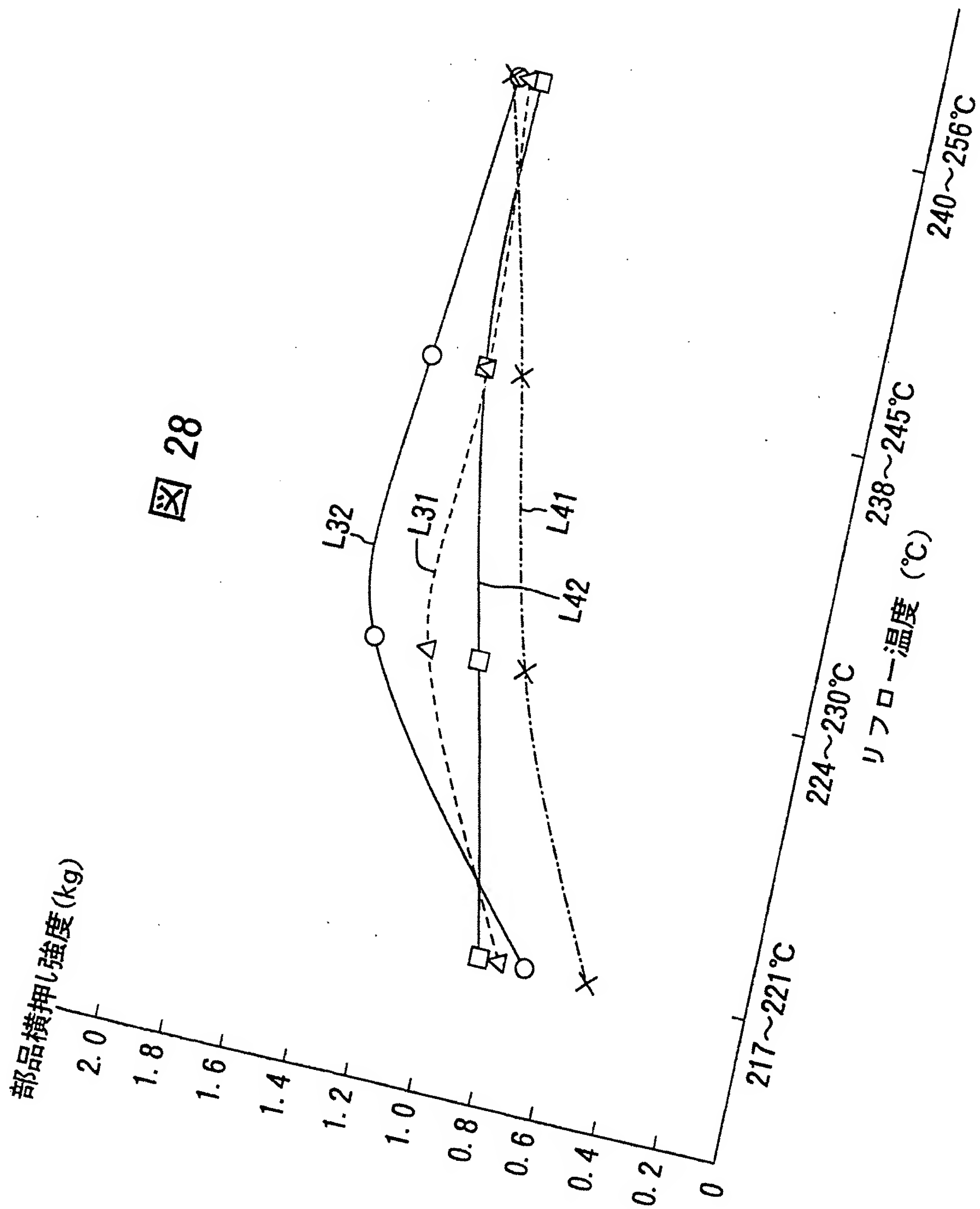




図 28





1

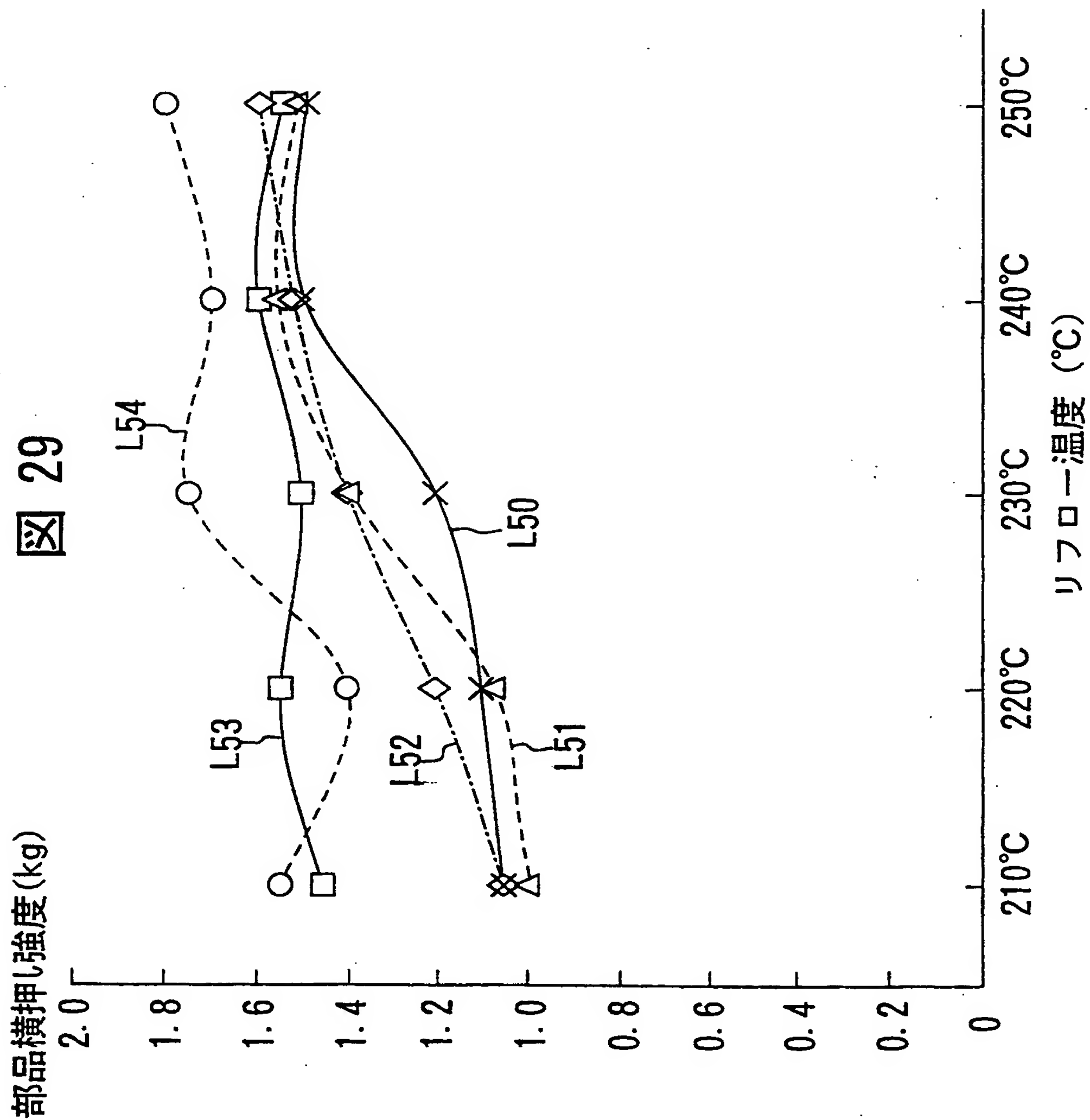
2

3

4



図 29





1

2

3

4

# INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP00/06957

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> B23K 35/363, H05K 3/34

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl.<sup>7</sup> B23K 35/363, H05K 3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000  
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                    | Relevant to claim No.                            |
|-----------|---|--|
| X<br>A    | JP, 8-174264, A (NEC Corporation),<br>09 July, 1996 (09.07.96),<br>Claims; Fig. 3 (Family: none)      | 1-5, 11-20<br>6-10                               |
| X<br>A    | US, 5128746, A (Motorola, Inc.),<br>07 July, 1992 (07.07.92),<br>Claims; Figs. 1, 2<br>& JP, 4-280443 | 1-5, 14-20<br>6-13                               |
| X<br>A    | JP, 6-269980, A (TDK Corporation),<br>27 September, 1994 (27.09.94),<br>Claims; Fig. 1 (Family: none) | 1-5, 11, 12,<br>17, 18<br>6-10, 13-16,<br>19, 20 |
| X<br>A    | JP, 8-90283, A (Murata MFG. Co., Ltd.),<br>09 April, 1996 (09.04.96),<br>Claims (Family: none)        | 1-5, 17<br>6-16, 18-20                           |
| A         | JP, 7-80682, A (Fujitsu Limited),<br>28 March, 1995 (28.03.95),<br>Claims; Fig. 1 (Family: none)      | 1-20   |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

|   |  |
|---|--|
| * Special categories of cited documents:  | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  |
| "A" document defining the general state of the art which is not considered to be of particular relevance  | "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone   |
| "E" earlier document but published on or after the international filing date  | "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) | "&" document member of the same patent family  |
| "O" document referring to an oral disclosure, use, exhibition or other means  |  |
| "P" document published prior to the international filing date but later than the priority date claimed  |  |

Date of the actual completion of the international search  
20 December, 2000 (20.12.00)

Date of mailing of the international search report  
16 January, 2001 (16.01.01)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



1

2

3

4

## A: 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B23K 35/363, H05K 3/34

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B23K 35/363, H05K 3/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
日本国公開実用新案公報 1971-2000年  
日本国登録実用新案公報 1994-2000年  
日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号   |
|-----------------|---|--------------------|
| X<br>A          | JP, 8-174264, A (日本電気株式会社)<br>9. 7月. 1996 (09. 07. 96)<br>特許請求の範囲, 第3図<br>(ファミリーなし)                 | 1-5, 11-20<br>6-10 |
| X<br>A          | US, 5128746, A (Motorola, Inc.)<br>7. Jul. 1992 (07. 07. 92)<br>Claims, Fig.1, Fig.2 & JP, 4-280443 | 1-5, 14-20<br>6-13 |

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

20. 12. 00

国際調査報告の発送日

16.01.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA / JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 毅

印

4 K

3425

電話番号 03-3581-1101 内線 3435

| C (続き) . 関連すると認められる文献 |  |  |
|-----------------------|--|--|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示  | 関連する<br>請求の範囲の番号                                 |
| X<br>A                | JP, 6-269980, A (ティーディーケイ株式会社)<br>27. 9月. 1994 (27. 09. 94)<br>特許請求の範囲, 第1図<br>(ファミリーなし) | 1-5, 11, 12,<br>17, 18<br>6-10, 13-16,<br>19, 20 |
| X<br>A                | JP, 8-90283, A (株式会社村田製作所)<br>9. 4月. 1996 (09. 04. 96)<br>特許請求の範囲<br>(ファミリーなし)           | 1-5, 17<br>6-16, 18-20                           |
| A                     | JP, 7-80682, A (富士通株式会社)<br>28. 3月. 1995 (28. 03. 95)<br>特許請求の範囲, 第1図<br>(ファミリーなし)       | 1-20   |